



İTÜ

Elektrik Elektronik Fakültesi

ELE 312

Analog Elektronik Devreleri
Laboratuvarı

Deney Föyü – 1

Deney 1, 2, 3, 4, 5

(Son Güncelleme: 08.03.2011)

Deneyler

- 1- Alçak Frekans Güç Kuvvetlendiricileri
- 2- Analog Tümdevre Yapı Blokları
- 3- BJT'li Kuvvetlendiricilerin Frekans ve Darbe Cevabı
- 4- Tranzistorlü Kuvvetlendiricilerde Geri Besleme
- 5- PLL Yapı Bloklarının Karakterizasyonu

Analog Elektronik Laboratuvarı (ELE 312)

Laboratuvar ile ilgili açıklamalar

"İ.T.Ü. Fakülteler Lisans Yönetmeliği"ne göre, bir öğrencinin bir dersteki başarı notu, sınıfın yarıyıl sonundaki başarı düzeyine göre belirlenir. Bağlı değerlendirme, notların istatistiksel dağılımı ve sınıf ortalaması gözönünde bulundurularak yapılır. Bağlı değerlendirme sonucunda her öğrenciye, dersi veren öğretim üyesi tarafından sınıf içindeki başarı derecesini belirten ve harfle ifade edilen başarı notu verilir.

Bu sistemin ortaya çıkardığı bağlı değerlendirme yöntemi öğrencilerin derslerde olduğu kadar laboratuvar çalışmaları sırasında da kişisel performanslarını en iyi şekilde sergilemelerini gerektirir.

- Öğrencinin laboratuvar başarı notu, dönem içerisinde yapılması zorunlu 10 laboratuvar çalışması ve bunların raporları değerlendirilerek belirlenir. Bir deneye ilişkin not, deney çalışması için %70, deney raporu için %30 ağırlıkla hesaplanır. Yarıyıl sonu sınavı yapılmaz.
- Her öğrenci 9 deney yapmak zorundadır. Bir öğrenci sadece 1 deneye katılmayabilir, ancak, not ortalaması yine 10'a bölünerek hesaplanır.
- Bir öğrenci, geçerli mazereti olarak bir deneye katılmaması durumunda gerekli rapor vb. belgelerle birlikte laboratuvar koordinatörüne mümkünse önceden (sınav-deney çakışması gibi bir durumdaki gibi) veya en kısa zamanda (hastalık durumundaki gibi) başvurmak zorundadır.
- Laboratuvar, deney günleri saat 13:20'de öğrencilere açılır ve öğrenciler en geç 16:30'a kadar deneylerini tamamlamak zorundadır.
- Deney sırasında gruptaki en az bir öğrenci, üzerine deney sonuçlarının yazıldığı, aynı zamanda karalama kağıdı olarak da kullanılabilen protokol kağıdını işlemekle yükümlüdür. Deney çıkışında öğrenciler protokol kağıdını gruptaki öğrenci sayısı kadar çoğaltarak, birbirlerine dağıtırlar. Protokol kağıdı, laboratuvarda verilen deney rapor kapağını taşıyan deney raporuyla birlikte teslim edilir. Raporlar protokol kağıdı ile geçerlidir. Protokol kağıdı olmayan rapor YOK sayılır.
- Her öğrenci her deney için bir rapor hazırlar. Raporun kapağına raporu yazan öğrencinin adı, soyadı, numarası, deney gurubunun numarası, deneyin yapıldığı tarih, deneyin adı ve numarası ile deneyi yaptıran araştırma görevlisinin adı ve soyadı eksiksiz yazılır. (Örnek rapor kapağını www.elelab.itu.edu.tr adresinden bulabilirsiniz.)
- Raporlar, deneyin yapıldığı günden en geç bir hafta sonra saat 12:30'a kadar laboratuvarların bulunduğu koridorun girişindeki rapor kutusuna atılır. Rapor kutusu laboratuvar günleri laboratuvar saatinden önce açılarak raporlar laboratuvar sorumlusu tarafından ilgili araştırma görevlilerine verilir. Rapor kutusu açıldıktan sonra atılan raporlar kabul edilmez; bir başka deyişle gününde ve saatinde teslim edilmeyen raporlar geçersizdir. Ayrıca, içinde protokol kağıdı olmayan raporlar da geçersizdir.

Ancak, rapor teslim günü resmi tatile veya herhangi bir nedenden dolayı tatile rastlıyorsa, raporlar tatili izleyen ilk iş günü 12:30'a kadar rapor kutusuna atılır.

- Deneý notları, rapor tesliminden sonra iki hafta içerisinde laboratuvara ait internet sayfasında ilan edilir.

Deneý çalıřmaları

Öğrencinin laboratuvar çalıřmasının deęerlendirilmesi, ön çalıřma, deneýin yapılıřı ve ölçüm sonuçlarının deęerlendirilmesi gözönünde bulundurularak yapılır.

Ön çalıřma

Deneýe gelen her öğrenci, deneýe bařlamadan önce deneý arařtırma görevlisi tarafından bir ön bilgi yoklamasına tabi tutulur. Bu yoklama arařtırma görevlisinin seçimine baęlı olarak yazılı ya da sözlü biçimde yapılabilir. Bu ařamada öğrenciden beklenenler řunlardır:

- O günkü deneýe iliřkin teorik bilgiler, deneý föyünden ve gerekiyorsa bařka kaynaklardan (ders notları, kitaplar) edinilmelidir. Deneý föyleri yarıyıl bařlangıcında fotokopiciden alınabilir veya laboratuvar sitesinden indirilebilir. Deneý için gerekli olan teorik bilgiler, deneý föyünde verilenlerle sınırlı deęildir. Öğrenciler deneýe gelmeden önce, yeterli teorik altyapıyı her türlü kaynaęı kullanarak saęlamakla yükümlüdür.
- Öğrenci o günkü deneýde neler yapılacaęını, yapılacak ölçümlerin amacının ne olduęunu ve bu ölçümlerin nasil yapılacaęını (örneğin hangi ölçü aletlerinin kullanılacaęını) bilerek deneýe gelmeli ve deneýlerde kullanılacak ya da ölçülecek elemanların katalog bilgilerini edinmiř olmalıdır.

Deneýin yapılıřı

Deneý, gruptaki her bir öğrencinin tam katılımıyla yapılır. Deneýin yapılıřına iliřkin deęerlendirmede ařaęıdakiler gözönüne alınır:

- Probleme yaklařım
- Elde edilen sonuçların doęruluęu
- Sonuçları sorgulama ve yorumlamadaki bařarı (gerçekçi olmayan sonuçları farketme ve nedenleri hakkında fikir yürütebilme)
- Aletlerin kullanımı (doęru ve yerinde kullanma yetisi)
- Çıkan sorunlarla bařetme yeteneęi
- Zamanı verimli kullanma
- Deneýde gösterilen dikkat.

Grubtaki her öğrenci yukarıdaki maddeler açısından ayrı ayrı deęerlendirilir.

Ölçüm sonuçlarının değerlendirilmesi

Ölçümler yapıldıkça elde edilen sonuçlar değerlendirilir. Bu değerlendirmede özellikle dikkate alınacak noktalar şunlardır:

- Deney sonuçlarının yorumlanması (elde edilen verilerin ne anlama geldiği ve bunlardan ne gibi sonuçlar çıkarılabileceği)
- Gerekliğinde teorik ve deneysel sonuçların karşılaştırılması.

Raporlar

Bir deney raporu, deney sonuçlarının sunulup yorumlandığı bir teknik yazıdır; verilmek istenen bilgi rahatlıkla anlaşılır olmalı ve en kısa biçimde anlatılmalı, deney föylerinde bulunan ön bilgi ve şekiller raporda tekrarlanmamalıdır. Örneğin deney montaj şemalarının raporda bulunması gerekli değildir, bunlar föydeki şekil numaralarıyla raporda anılabilir.

Raporu kısa tutmaya özen gösterin ve deney sırasında tutulan notların bulunduğu protokol kağıdının veya bunun fotokopisini eklemeyi unutmayın.

Raporların değerlendirilmesi, biçim, teknik içerik ve sonuçlar gözönünde bulundurulur yapılr.

Raporda mutlaka bulunması gerekenler:

- Deneyin amacını açıklayan kısa bir giriş bölümü
- Tüm ölçüm sonuçlarının düzenli tablolar halinde sunumu (deney sırasında alınan notlardan, yani, protokol kağıdından yararlanılıp temiz olarak yazılacaktır)
- Gerekli grafikler
- Karşılaştırmalar için gerekli olan teorik hesaplamalar (formüller yeniden çıkarılmayacak, sonuçlar ise tablolarda verilecektir)
- Her bir ölçümle ilgili yorumlar
- Deneyden elde edilen sonuçların yorumunun ve deneyin genel değerlendirmesinin yapıldığı kısa bir sonuç bölümü.

Raporların yazımında bilgisayar çıktısı veya tek renk (mavi veya siyah) tükenmez kalem kullanılmalı, kurşun kalem kullanılmamalıdır (çizimde kolaylık sağladığından, grafikler için derseniz kurşunkalem kullanabilirsiniz, ancak teknik bir raporda bu yola gitmemek gerektiğini bilmelisiniz). Raporun tüm ekleri (ayrı kağıda çizilmiş grafikler, deney sırasında protokol kağıdına tutulan notların fotokopileri, vb.) dağılmayacak biçimde rapora tutturulmalıdır.

Burada yazılmayan türden bir sorunla karşılaştığınız zaman laboratuvar koordinatörüne başvurmanız uygun olacaktır.

Analog Elektronik ve Elektroniğe Giriş Laboratuvarı

Deney Raporlarının Puanlanması

Ana Başlık	Alt Başlık	Puan
Rapor Düzeni	Rapor kapağının hazırlanması (İsim, Numara, Bölüm, Deney Tarihi, Deney Başlığı, Grup Numarası)	10
	Raporun genel yapısı (Türkçe'nin düzgün kullanımı, sayfa yapısı, şekil ve grafik düzenler, sayfa numarası vb.)	
Deney Hakkında Bilgi ve Deneyin Yapılışı	Deneyin amacı, deney hakkında kısa bilgi, deneyde yapılanlar	20
Teorik Hesaplamalar	Deneyle ilgili hesapların yapılması, gerekirse benzetim programları (Pspice vb.) ile benzetim yapılması	30
Ölçümlerin, Hesaplamaların ve Varsa Benzetim Sonuçlarının Değerlendirilmesi, Karşılaştırılması ve Yorumlanması	Karşılaştırılacak verilerin bir tablo ile verilmesi, farklılıkların incelenmesi, yorum yapılması, deneyden kazanılan becerilerin değerlendirilmesi	40
	Grafiklerin anlaşılır bir şekilde hazırlanması (Çıktı rengi, istenilen ölçümlerin varlığı, eksenlerin mantıklı ve uygun seçilmesi, grafiklerin adlandırılması vb.)	
	TOPLAM	100

Dikkat edilmesi gereken hususlar:

- Teknik hesaplardan yoksun protokol kağıdının kopyası raporlar,
- Kurşun kalem ile hazırlanan raporlar,
- Kopya raporlar,

GEÇERSİZ KABUL EDİLECEKTİR.

DENEY – 1

Alçak Frekans Güç Kuvvetlendiricileri

Ön Çalışma

- **Araştırılması Gereken Konular**
 - A/B/AB sınıfı güç kuvvetlendiricileri
 - Distorsiyon (Bozulma)
- **Teorik Hesapların Yapılması**
 - Şekil 8'deki devrenin, simetrik kırılma koşulu altında (devrenin çıkışı 7.5V değerinde kutuplandığında) ve B sınıfında çalışması için gereken R_1 ve R_2 direnç değerlerini hesaplayınız. (Tranzistorların β_F değerini 250, V_{BE} değerini 0.6V alabilirsiniz.)
- **PSpice Benzetimlerinin Yapılması**
 - Şekil 8'deki devreyi, aşağıda verilen Spice model parametrelerinden yararlanarak kurunuz ve B sınıfı çalışma için uygun R_1 ve R_2 değerlerini belirleyiniz. Çıkışı 7.5V olacak şekilde kutuplayınız.
 - B sınıfı çalışmada $R_L=10\Omega$ için, çıkışta kırılma oluşturmayacak şekilde maksimum genlikli ve frekansı 1kHz olan sinuzoidal giriş işareti uygulayarak çıkış işaretini çizdiriniz. Çıkış gücünü ve verimi hesaplayınız.
 - AB sınıfı çalışmada (uygun R_2 değeri seçilerek AB sınıfına geçiş sağlanabilir) $R_L=10\Omega$ için, çıkışta kırılma oluşturmayacak şekilde maksimum genlikli ve frekansı 1kHz olan sinuzoidal giriş işareti uygulayarak çıkış işaretini çizdiriniz. Çıkış gücünü ve verimi hesaplayınız.

Not: “Araştırılması Gereken Konular” kısmı yazılı olarak istenmemektedir. İlgili başlıkların deneyin daha iyi anlaşılması için çalışılması/araştırılması gerekmektedir. Teorik hesaplamalar ve Pspice benzetimleri ön çalışma notu içerisinde değerlendirilmek üzere deney öncesinde toplanacaktır. Ayrıca deney sırasında/öncesinde yapılacak yazılı/sözlü sınav da deney notu içerisinde değerlendirilecektir.

Giriş

Temel güç kuvvetlendiricisi yapılarından olan B sınıfı ve AB sınıfı kuvvetlendiricilerin çalışma mantığını kavrayarak, bu kuvvetlendiricileri verim ve distorsiyon (bozulma) açısından karşılaştırmak.

Ön Bilgi

Analog devrelere bakıldığında, genellikle düşük güçlü bir ön kuvvetlendirme katı ve bu katta elde edilen işaretin gücünü arttıran bir çıkış katından oluştuğu görülür. Çıkış katından istenen özelliklerin başında, girişe uygulanan işareti bozmadan yüke aktarması ve işaretin gücünü olabildiğince yüksek bir verimle çıkışta istenen düzeye getirmesi gelir. Ancak, bu iki özelliği bir arada tam olarak sağlamak genellikle mümkün değildir.

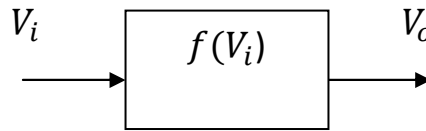
Güç kuvvetlendiricilerinde önemli olan büyüklük yüke aktarılan güçtür. Çıkış katından büyük güçler sağlanmak istendiğinden, devrenin girişine belirlenen bir çalışma noktası civarındaki küçük genlikli işaretler yerine, uç akım ve gerilimlerinin olabildiğince geniş bir aralıkta değişmesini sağlayacak büyük işaretler uygulanır. Bu durumda, elemanlar artık küçük işaret parametreleri ile modellenemeyeceğinden, elemanların büyük işaret modellerini kullanmak gerekir. Girişe uygulanan işaretin hiç bozulmadan çıkışa aktarıldığı durumda denklem 1 geçerlidir.

$$V_o = KV_i \quad (1)$$

V_o :Çıkış işaretinin genliği, V_i :Giriş işaretinin genliği, K : sabit

(1) denklemine bakıldığında, devrenin doğrusal (lineer) olduğu görülmektedir. Hâlbuki elektronik devrelerin gerçekleştirilmesinde kullanılan temel aktif elemanların büyük işaret davranışlarının doğrusal olmadığı bilinmektedir. Bu nedenle girişe uygulanan işaretin bir miktar bozulacağı aşikârdır.

Giriş işareti olarak sinüs dalgası uygulandığını düşünelim. Söz konusu kuvvetlendiricinin giriş-çıkış ilişkisi Şekil-1'de gösterildiği gibi, $V_o = f(V_i)$ fonksiyonu ile ifade edilsin.



Şekil 1. Kuvvetlendiricinin giriş-çıkış ilişkisi

Şekil-1'deki ifade, Taylor serisi kullanılarak bir kuvvet serisi ile denklem 2'deki gibi gösterilebilir.

$$V_o = A_0 + A_1V_i + A_2V_i^2 + A_3V_i^3 + \dots \quad (2)$$

V_i olarak $\sin\omega t$ işaretinin alındığı hesaba katılırsa, uygun trigonometrik dönüşümler yapıldığında çıkıştaki işaret denklem 3'deki gibi yazılabilir.

$$V_o = B_0 + B_1\sin\omega t + B_2\sin 2\omega t + B_3\sin 3\omega t \quad (3)$$

Denklem (3)'e bakıldığında, sistemin doğrusal olmamasından kaynaklanan ve giriş uygulanan işarette bulunmayan yeni bileşenlerin ortaya çıktığı görülür. Yeni bileşenlerin frekansları, giriş işaretinin frekansının tam katlarıdır ve bu bileşenler, “harmonikler” olarak adlandırılırlar. Temel frekansta çıkışa aktarılan güç (P_1), denklem 4’de verilmiştir.

$$P_1 = \frac{B_1^2}{2R_L}, \quad R_L: \text{yük direnci} \quad (4)$$

Yüke aktarılan toplam güç (P) (denklem 5):

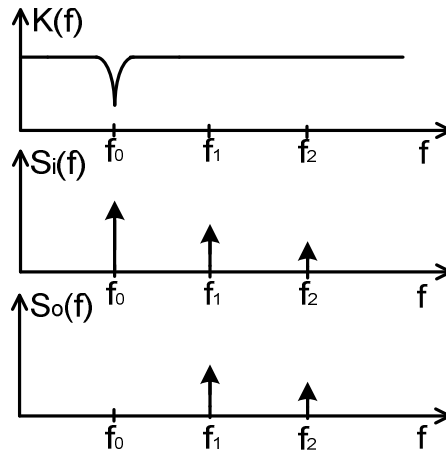
$$P = \frac{1}{2R_L} (B_1^2 + B_2^2 + B_3^2 + \dots) \quad (5)$$

Yüke aktarılan toplam gücün (P), temel frekansta yüke aktarılan güç cinsinden ifadesi denklem 6’da gösterilmiştir.

$$P = (1 + D^2)P_1 \quad (6)$$

$$D_i = \frac{B_i}{B_1}, \quad D = \sqrt{D_2^2 + D_3^2 + D_4^2 + \dots}$$

Denklem 6’da gösterilen D değeri, “toplam harmonik distorsiyonu” olarak adlandırılır ve işaretin ne kadar bozulduğunun bir ölçüsü olarak kullanılabilir. D değerini ölçmek için kullanılan cihaza “distorsiyonmetre” adı verilir. Distorsiyonmetre esas olarak, temel frekanstaki işaret bileşenini, merkez frekansı değiştirilebilen bir çentik filtre ile söndürerek, geriye kalan distorsiyon bileşenlerinin toplam gücünü ölçer ve buna göre D değerini belirler. Şekil 2’de, temel frekanstaki işaret bileşeninin söndürülmesi açıklanmıştır.

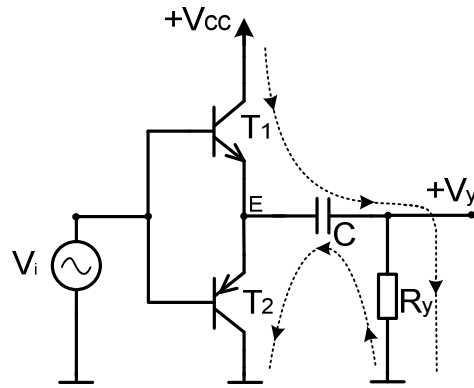


Şekil 2. Temel frekanstaki işaret bileşeninin söndürülmesi

Şekil 2’de, çentik filtrenin frekansa bağlı kazanç eğrisi $K(f)$ ile gösterilmiştir. Filtrenin uygulandığı işaretin frekans bandındaki ($S_i(f)$) f_0 temel frekansına ait bileşen, filtrelemeden sonra elde edilen işaretin ($S_o(f)$) frekans bandında gözükmemektedir.

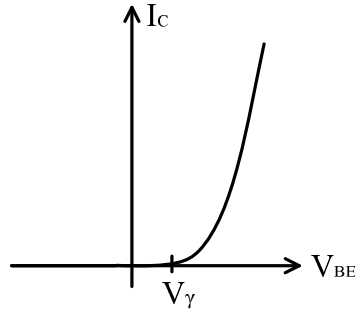
Güç kuvvetlendiricileri çalışma noktalarının yerine ve yapılarına göre farklı isimlerle (A, B, AB, C, D, E, F, G, H) sınıflandırılmışlardır. Deneyde yalnızca B ve AB sınıfı çalışma incelenecektir. Bu kuvvetlendiricilerin çıkış katları, genellikle bir npn-pnp eşlenik (complementary) tranzistor çifti kullanılarak gerçekleştirilirler.

B sınıfı çalışma: B sınıfı çalışmada, çıkış katındaki tranzistorlerin her biri yalnız bir yarım periyod süresince iletme sokulur ve bu şekilde tüm periyodun kuvvetlendirilmesi sağlanır. Kısaca, giriş işaretinin bir yarım periyodunda npn, diğer yarım periyodunda ise pnp tranzistor iletme sokulmaktadır. Şekil 3’de tek kaynaklı B sınıfı kuvvetlendirici yapısı gösterilmiştir.



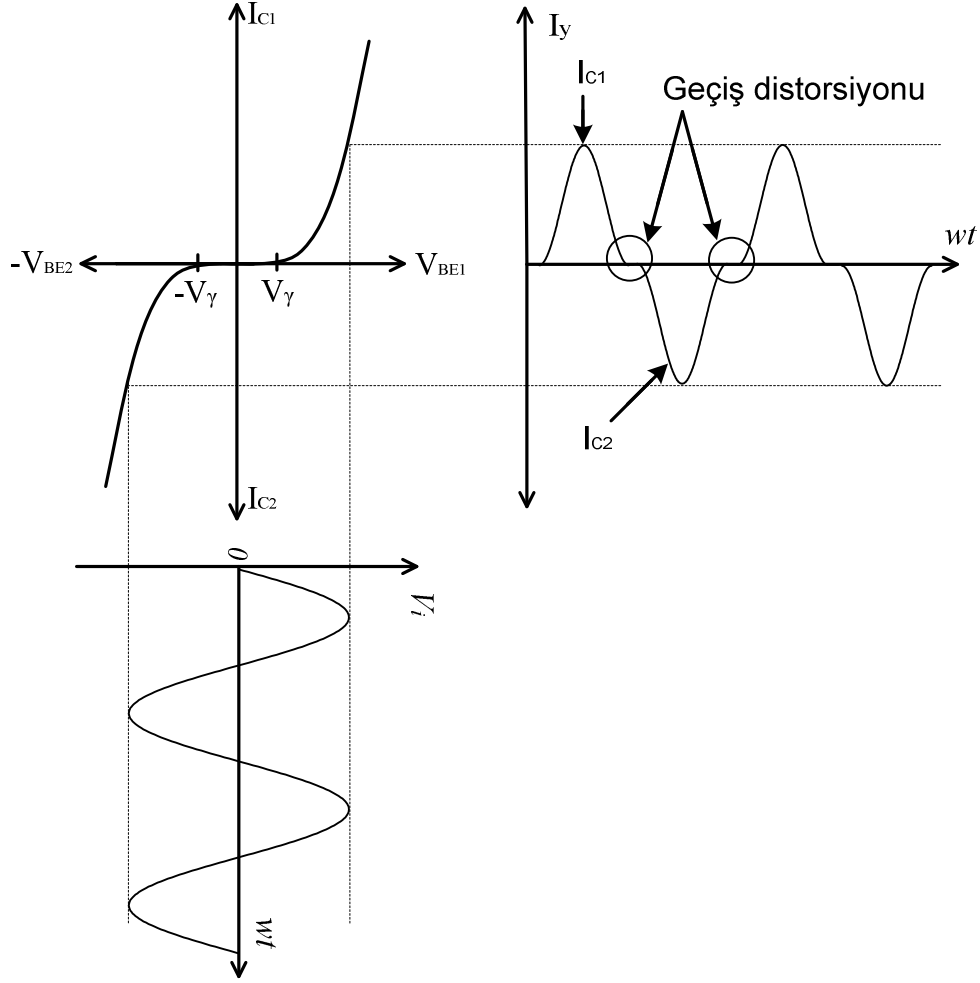
Şekil 3. Tek kaynaklı B sınıfı kuvvetlendirici yapısı

Bu çalışma şeklinin sakıncası, sıfır geçişlerinde distorsiyona neden olmasıdır. Bir bipolar npn tranzistorün kollektör akımının (I_c) baz emetör gerilimi (V_{BE}) ile değişim karakteristiği Şekil 4’de gösterilmiştir. Görüldüğü gibi, karakteristiğin sıfır geçişinde önemli bir eğrimsellik (non-linearlik) bulunmaktadır.



Şekil 4. Bir bipolar npn tranzistorün kollektör akımının baz emetör gerilimi ile değişimi

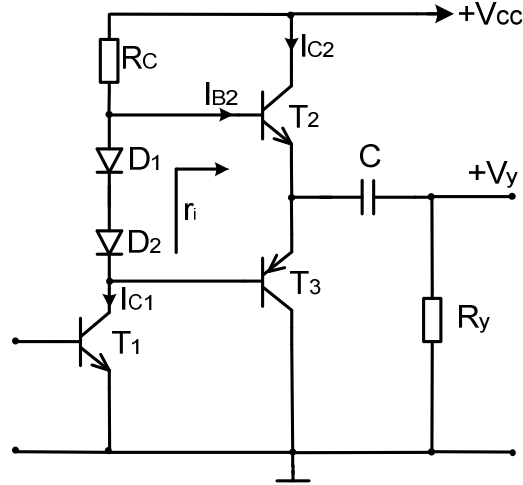
Şekil 5’de, B sınıfı çıkış katı tranzistorlerinin $I_c - V_{BE}$ karakteristikleri verilmiş ve geçiş distorsiyonunun oluşumu gösterilmiştir.



Şekil 5. B sınıfı çıkış katı transistörlerinin $I_c - V_{BE}$ karakteristikleri ve geçiş distorsiyonu

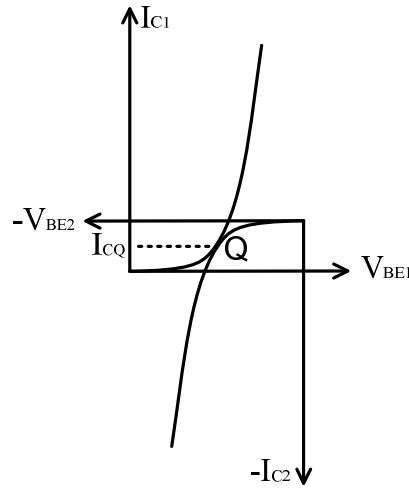
Şekil 5’de görüldüğü gibi, B sınıfı güç kuvvetlendiricisi devresinin girişine sinüs biçimli işaret (V_i) uygulandığında, çıkış işaretinde (I_y) sıfır geçiş bölgelerinden dolayı geçiş distorsiyonu oluşur.

AB sınıfı çalışma: Geçiş distorsiyonundan kurtulmak için, eşlenik transistörler farklı bir çalışma noktasında kutuplanarak, sükûnette bir miktar akım akmasına izin verilir. Bu durumda, sıfır geçişi civarında transistörlerden birisi mutlaka iletimde olacağından, geçiş distorsiyonu görülmez ve devre AB sınıfı olarak adlandırılır. Şekil 6’da tek kaynaklı AB sınıfı kuvvetlendirici yapısı gösterilmiştir.



Şekil 6. Sürücü katla birlikte AB sınıfı kuvvetlendirici yapısı

Şekil 6’da gösterilen D1 ve D2 diyotları, eşlenik tranzistorların V_{BE} gerilimlerini belirli bir değerde tuttuklarından, sükûnette de bir miktar akım akmaktadır. Şekil 7’de AB sınıfı çıkış katı tranzistorlerinin geçiş eğrileri kutuplama şartıyla (Q) birlikte gösterilmiştir.



Şekil 7. AB sınıfı çıkış katı tranzistorlerinin geçiş eğrileri ve çalışma noktası (Q)

AB sınıfı güç kuvvetlendiricilerinde çalışma noktası Şekil 7’de gösterildiği gibi sıfır geçişinin üzerinde seçildiğinden geçiş distorsiyonu görülmez. Ancak, sükûnette akım akmasından ötürü devrenin verimi azalmaktadır.

Kaynaklar

- D. Leblebici, Elektronik Devreleri, İTÜ Matbaası, 1992.
- B. Grebene, Bipolar and MOS Analog Integrated Circuit Design, Wiley Classics Library, 2001.
- P. R. Gray and R. G. Meyer, Analysis and design of analog integrated circuits, John Wiley, 1993.
- M. S. Türköz, Elektronik, Birsen Yayınevi, İstanbul, 2004.

BD135 Tranzistoru model parametreleri:

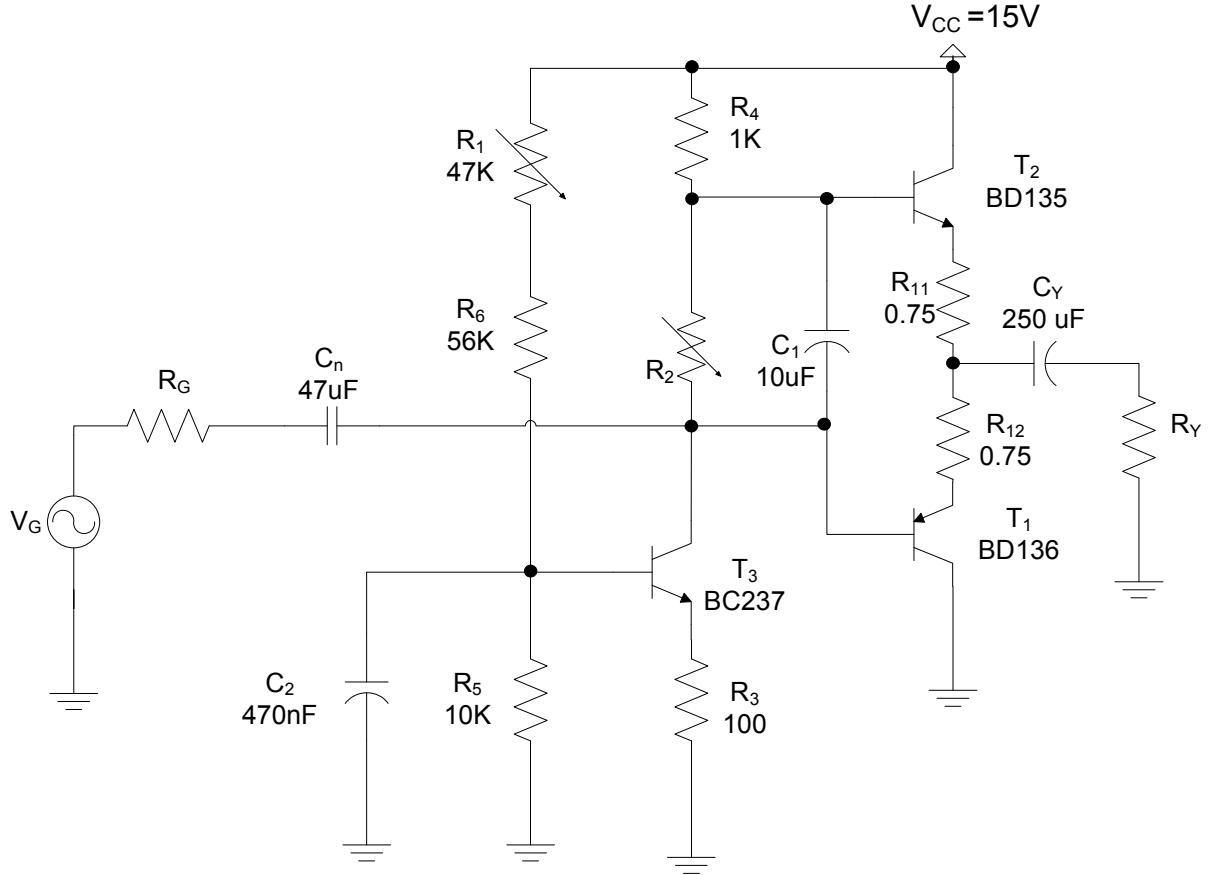
.MODEL BD135 NPN (IS=4.815E-14, NF=0.9897, ISE=1.389E-14, NE=1.6, BF=124.2, IKF=1.6, VAF=222, NR=0.9895, ISC=1.295E-13, NC=1.183, BR=13.26, IKR=0.29, VAR=81.4, RB=0.5, IRB=1E-06, RBM=0.5, RE=0.165, RC=0.096, XTB=0, EG=1.11, XTI=3, CJE=1.243E-10, VJE=0.7313, MJE=0.3476, TF=6.478E-10, XTF=29, VTF=2.648, ITF=3.35, PTF=0, CJC=3.04E-11, VJC=0.5642, MJC=0.4371, XCJC=0.15, TR=1E-32, CJS=0, VJS=0.75, MJS=0.333, FC=0.9359)

BD136 Tranzistoru model parametreleri:

.MODEL BD136 PNP (IS=7.401E-14, NF=0.9938, ISE=4.104E-16, NE=1.054, BF=336.5, IKF=0.1689, VAF=22.47, NR=0.9913, ISC=1.290E-14, NC=1.100, BR=13.91, IKR=9.888E-2, VAR=30, RB=0.5, IRB=1E-06, RBM=0.5, RE=0.208, RC=5.526E-02, XTB=0, EG=1.11, XTI=3, CJE=1.066E-10, VJE=0.69, MJE=0.3676, TF=2.578E-10, XTF=13.56, VTF=2.366, ITF=1.304, PTF=0, CJC=5.234E-11, VJC=0.6431, MJC=0.4436, XCJC=0.44, TR=1E-25, CJS=0, VJS=0.75, MJS=0.333, FC=0.99)

BC237 Tranzistoru model parametreleri:

.MODEL BC237 NPN (IS=1.8E-14, ISE=5.0E-14, NF=0.9955, NE=1.46, BF=400, BR=35.5, IKF=0.14, IKR=0.03, ISC=1.72E-13, NC=1.27, NR=1.005, RB=0.56, RE=0.6, RC=0.25, VAF=80, VAR=12.5, CJE=13E-12, TF=0.64E-9, CJC=4E-12, TR=50.72E-9, VJC=0.54, MJC=0.33)



Şekil 8. B ve AB sınıfı güç kuvvetlendiricileri uygulama devresi

DENEY – 2

Analog Tümdevre Yapı Blokları

Ön Çalışma

- **Araştırılması Gereken Konular**
 - İdeal bir akım kaynağı ile pratikte kullanılan akım kaynaklarının arasındaki temel fark nedir?
 - Bir npn tranzistorun I_C - V_{CE} grafiğini inceleyerek, tranzistorun çıkış direnci olan r_o ' nun bu grafiği nasıl etkilenir?
 - Bir tranzistorun çıkış direnci r_o nasıl arttırılabilir?
 - Early olayı ve gerilimi nedir?
 - Çok çıkışlı bir akım kaynağı elde etmek mümkün müdür?
- **Teorik Hesaplamalar ve Benzetim**
 - Şekil 3, 6a ve 7a'da bulunan devrelerin DC çalışma noktalarını hesaplayınız. (Hesaplamalar için V_{BE} gerilimini 0.75V alınabilir.)
 - Şekil 3, 6a ve 7a'da bulunan devrelerin referans akımı ile çıkış akımı arasındaki ilişkiyi çıkartınız.
 - Şekil 3, 6a ve 7a'da bulunan devrelerin çıkış dirençlerinin denklemlerini çıkarınız.
 - Şekil 3, 6a ve 7a'da bulunan devrelerin PSpice ile benzetimleri yapılarak .
 - a. DC çalışma noktalarını bulunuz.
 - b. Çıkış dirençlerinin değerini bulunuz.
 - Tek bir referans akımından yararlanarak birden fazla akım kaynağı elde edilmek istendiğinde
 - a. Her koldan akan akım, I_{ref} referans akımı ve çıkış sayısına bağlı olarak nasıl değişir?
 - b. Çıkış sayısını sınırlayan etken nedir? Açıklayınız.
 - Emetöründe direnç bulunan ve Wilson akım kaynağının:
 - a. Giriş akımı ile çıkış akımı arasındaki bağıntıyı çıkarınız.
 - b. Çıkış dirençlerini bulunuz.

Not: “Araştırılması Gereken Konular” kısmı yazılı olarak istenmemektedir. İlgili başlıkların deneyin daha iyi anlaşılması için çalışılması/araştırılması gerekmektedir. Teorik hesaplamalar ve Pspice benzetimleri ön çalışma notu içerisinde değerlendirilmek üzere deney öncesinde toplanacaktır. Ayrıca deney sırasında/öncesinde yapılacak yazılı/sözlü sınav da deney notu içerisinde değerlendirilecektir.

Giriş

Günümüzde tümdevre teknolojisinin hızla ilerlemesiyle elektroniğin pek çok alanında ayırık elemanların yerini tümdevreler almaktadır. Böylece tümleştirilmenin getirdiği çok sayıda avantajdan yararlanmak mümkündür. Bu avantajların bazıları, özdeş (fiziksel özellikleri birbirine çok yakın veya aynı) elemanların kolayca elde edilebilmesi, küçük boyutta yüksek performans ve güvenilirlikte üretim olarak sayılabilir.

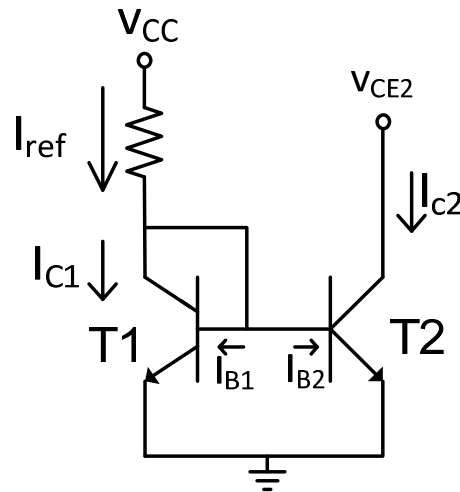
80'li yılların ilk yarısında bipolar teknolojisini analog, MOS teknolojisini de dijital devrelerin üretimi için kullanılmıştır. 80'li yılların sonu ve 90'lı yıllarda ise gelişen üretim tekniklerinin avantajlarından yararlanmak için analog işlemleri de yerine getirmek üzere MOS teknolojisi kullanılmaya yönelinmiştir. Başlangıçta karmaşık dijital fonksiyonların analog işlemler ile aynı teknolojiyi kullanarak tek bir kırımda bir araya getirilmesi amacıyla çıkılan bu yolda MOS lehine pek çok olumlu gelişme sağlanmıştır.

Bu çalışmada analog tümdevrelerde kullanılan basit yapı bloklarından bazıları incelenecektir.

Ön Bilgi

Tranzistorlu akım kaynakları, hem kutuplama hem de kuvvetlendirici katlarında yük elemanı olarak özellikle analog tümdevrelerde yaygın şekilde kullanılırlar. Kutuplamada kullanılmaları durumunda devrenin sıcaklık ve besleme gerilimine bağımlılığını azaltırlar. Tümdevre üzerinde dirençten daha az yer kaplamaları nedeniyle özellikle düşük akımlarda tercih edilirler. Çıkış dirençlerinin büyük olması sayesinde aktif yük elemanı olarak kullanıldıklarında düşük besleme gerilimlerinde büyük kazanç sağlanabilir.

En basit akım kaynağı Şekil 1'deki gibi elde edilebilir.



Şekil 1. Basit akım kaynağı (Akım aynası)

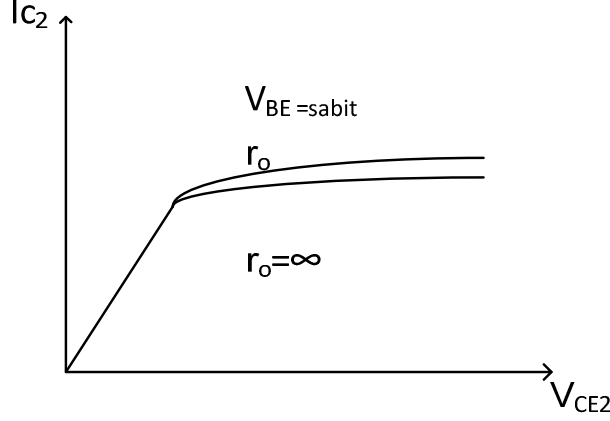
T2 transistörünün çıkış direnci sonsuz (I_{C2} , V_{CE2} 'den bağımsız), T1 ve T2'nin eş transistörler olması durumunda ,

$$I_{C1} = I_{C2} \quad (1)$$

$$I_{C2} = \frac{I_{ref}}{1 + \frac{2}{hFE}} \quad (2)$$

bağıntılarını elde ederiz.

Gerçekte ise çıkış direnci sonsuz olmadığından, I_{C2} akımı kolektör noktasının geriliminin değişmesi durumunda sabit kalmaz (Şekil 2) ve artan kolektör gerilimi ile akım büyür.



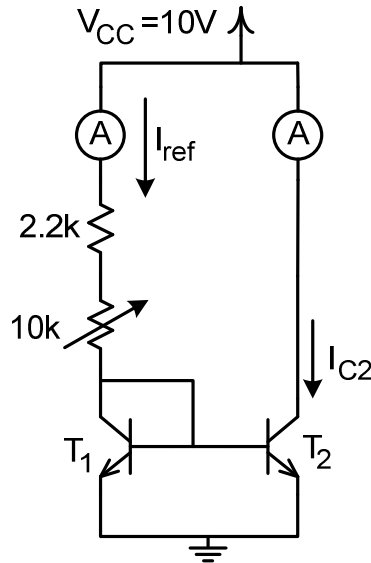
Şekil 2. npn tranzistor için $r_o = \infty$ ve r_o 'nun sonlu olduğu pratik durum için kolektör karakteristikleri

Baz genişliği modülasyonu etkisi (Early olayı),

$$I_c = I_s e^{V_{BE}/VT} \left(1 + \frac{V_{CE2}}{V_A}\right) \quad (3)$$

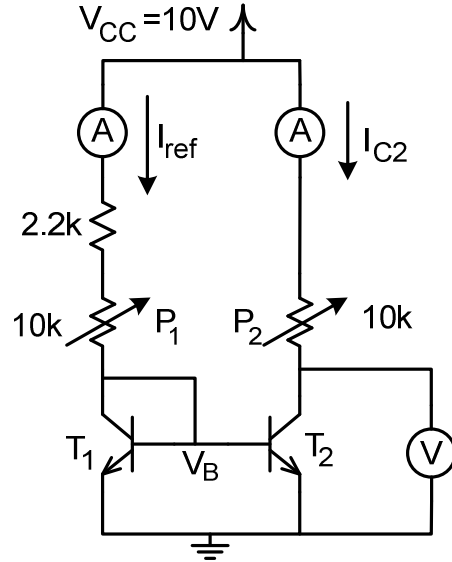
olarak ifade edilebilir. Burada V_A Early gerilimidir. Büyük besleme gerilimleri söz konusu olduğunda çıkış direnci küçük kalacağından (V_{CE2} 'ye bağlılık fazla olacağından) I_{ref}/I_{C2} oranı, çıkış direncinin etkisinin ihmal edildiği durumdan oldukça farklı çıkabilir.

Basit akım kaynağını incelemek üzere Şekil 3'deki devreyi kurarak I_{ref} 'in 5 mA 'den küçük değerleri için $I_{ref} - I_{C2}$ karakteristiğini çıkarın. Bu ölçümlerden V_A 'nın ve h_{FE} 'nin yaklaşık değerlerini bulun.



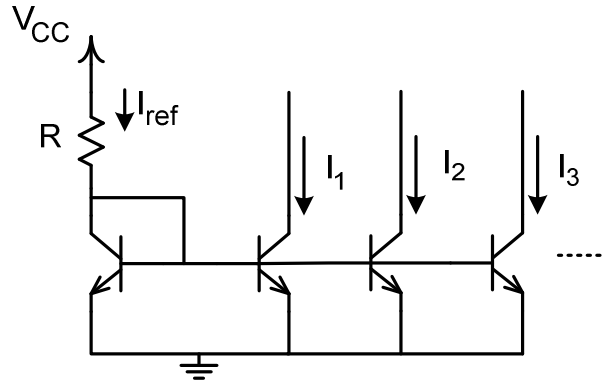
Şekil 3.

Şekil 3'teki devreyi Şekil 4'teki gibi değiştirerek önce P_2 potansiyometresi devrede yokken, P_1 potansiyometresi yardımı ile referans akımının değerini $I_{ref} \approx 2mA$ yapınız. Bu durum için I_{C2} akımı ve V_B gerilimini ölçüp kaydediniz. $I_{ref} = 2mA$ durumu korunarak, P_2 potansiyometresi yardımı ile V_{CE2} gerilimini 1V-10V aralığında değiştirerek ve ölçme noktalarından biri $V_{CE2} = V_{CE1}$ olacak şekilde, $I_{C2} - V_{CE2}$ karakteristiğini çıkarınız ve elde ettiğiniz sonuçları yorumlayınız.



Şekil 4.

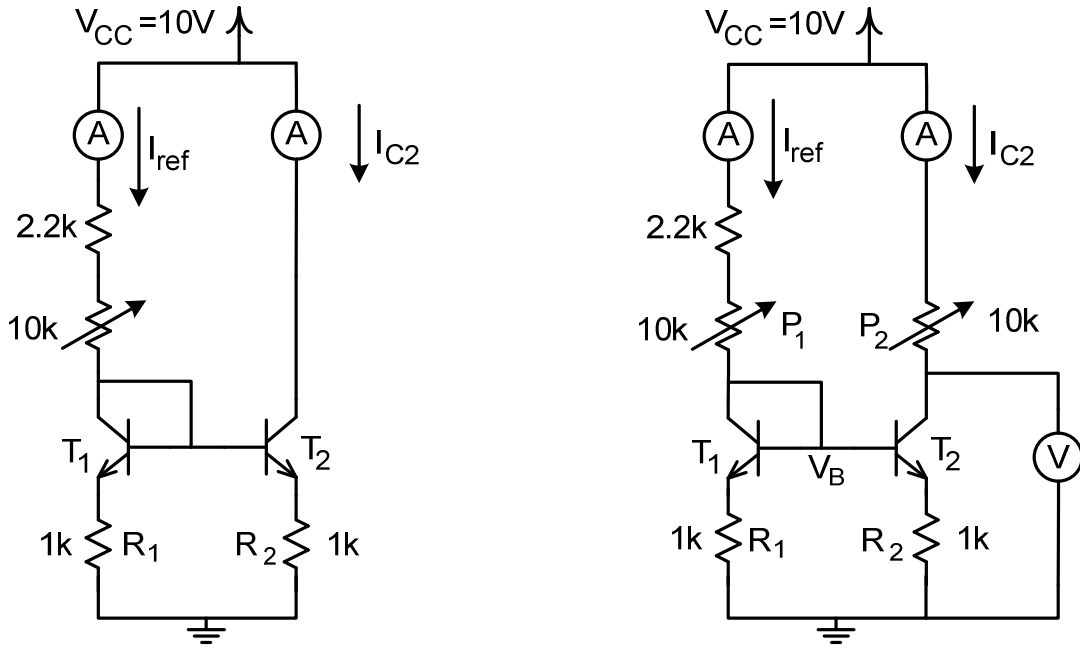
Bir çok uygulamada referans akımı I_{ref} 'den yararlanarak birden fazla akım kaynağı elde edilmek istenir. (Şekil 5)



Şekil 5. Çok çıkışlı basit akım kaynağı

Bu durumda her koldan akan akım, I_{ref} referans akımı ve çıkış sayısına bağlı olarak nasıl değişir?

Çıkış direncini artırmak için şekil 6'daki devre önerilebilir. Bu durumda Şekil 6a'daki devreyi kullanarak I_{C2} ile I_{ref} arasındaki ilişkiyi veren bağıntıyı elde edin. Emetörde direnç bulunan basit akım kaynağı için $R_1 = R_2 = 1K\Omega$ olduğu durumda daha önce elde ettiğiniz gibi $I_{C2} - I_{ref}$, $I_{C2} - V_{CE2}$ karakteristiklerini sırasıyla şekil 6a ve şekil 6b deki devreleri kullanarak çıkarın. Elde ettiğiniz sonuçları, daha önceki devrenin sonuçları ile karşılaştırıp yorumlayın.

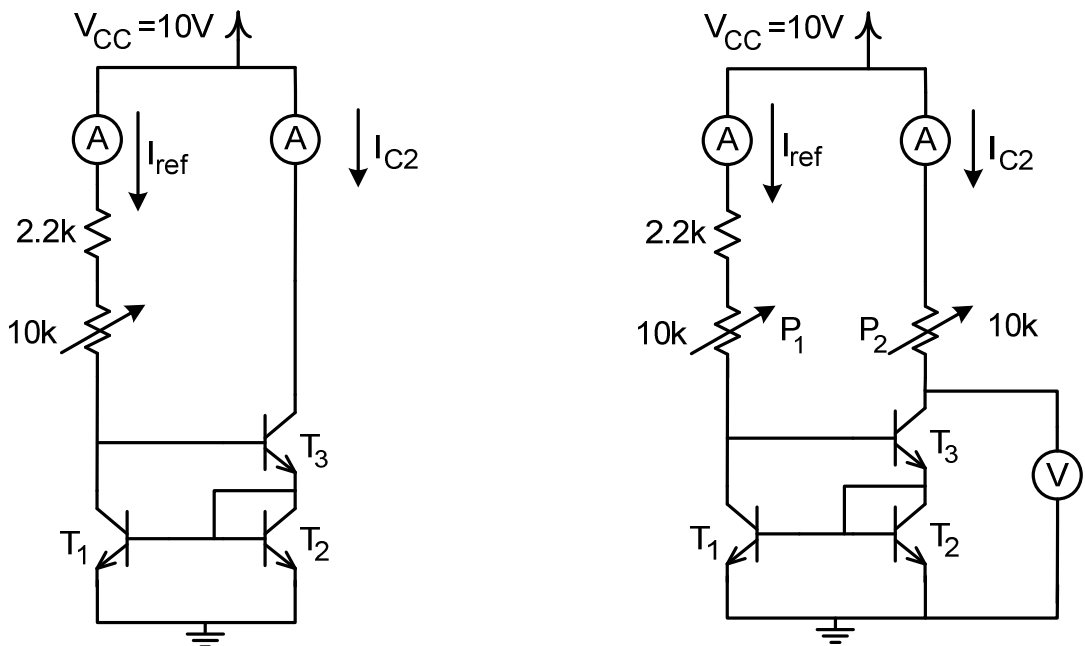


Şekil 6. Emetöründe direnç bulunan basit akım kaynağı

I_{C2} / I_{ref} oranını istediğimiz şekilde değiştirebilmek için tasarımda izlenecek yolları düşünün.

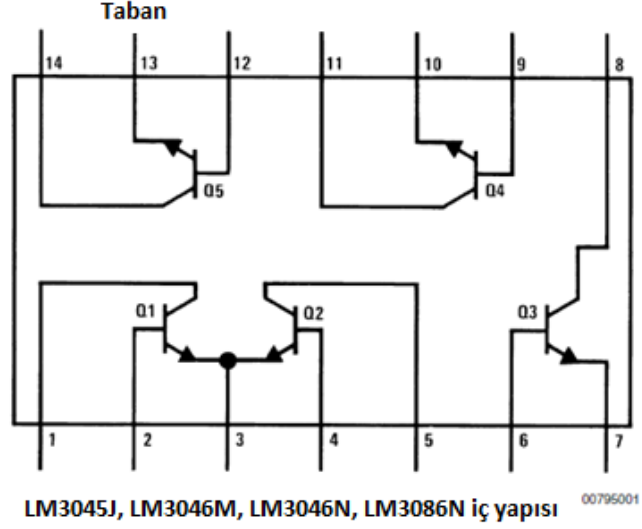
Basit akım kaynağının dezavantajlarından kurtulmak için kullanılan ve Şekil 7a'da verilen Wilson akım kaynağının I_{C2}/I_{ref} oranını hesaplayın ve Şekil 7b ile I_C 'nin V_C ile değişimini teorik olarak inceleyin. Devrenin çıkış direncini hesaplayın.

Şekil 7a'da verilen Wilson akım kaynağını kullanarak daha önce elde ettiğiniz gibi aynı değişim aralıkları ve ölçüm yöntemi için $I_{C2}-I_{ref}$, $I_{C2}-V_{CE2}$ karakteristiklerini çıkarın. Elde ettiğiniz sonuçları, daha önceki devrenin sonuçları ile karşılaştırıp yorumlayın.



Şekil 7. Wilson akım kaynağı

Not: Denede 3046 (3086) tümdevre tranzistör dizisi kullanılacaktır.



Kaynaklar

- Analog Elektronik Devreleri, Duran Leblebici, İTÜ matbaası, İstanbul, 2001.
- Analog Tümdevre Tasarımı, Hakan Kuntman, Sistem Yayıncılık, İstanbul, 1992.
- Elektronik Devreleri, Sait Türköz, Birsen Basıs Yayın, İstanbul, 1999.

DENEY 3

BJT'li Kuvvetlendiricilerin Frekans ve Darbe Cevabı

Ön Çalışma

- **Araştırılması Gereken Konular**

- Kuvvetlendirici nedir, performansını hangi parametreler belirler ve nasıl etkiler?
- Tek tranzistorlu kuvvetlendirici katları ve bu katların temel özellikleri nelerdir?
- Kuvvetlendirici kazanç- frekans eğrisinin önemli noktaları nelerdir? Nasıl bulunur?
- Yükselme süresi ve darbe üstü eğilmesi nasıl tanımlanır? Devrenin hangi parametrelerinden etkilenir?

- **Teorik Hesapların Yapılması**

- Şekil 4'tede verilen devrenin çalışma noktası büyüklüklerinin hesabı için gerekli bağıntıları elde ediniz. Devrenin aşağıda verilen çalışma koşullarını sağlaması için uygun R_1 , R_2 , R_C ve R_E direnç değerlerini bulunuz.
 - $R_Y=15k\Omega$ 'luk yük direncinin uçlarında tepeden tepeye kırılmamasız 10V'luk bir gerilim elde edilmeli,
 - Tranzistorun kolektör akımının çalışma noktası değeri $I_{CQ}=0.95mA$,
 - Küçük işaret eşdeğer giriş direnci R_i 'nin minimum değeri $5k\Omega$.
- Kuvvetlendiricinin küçük işaret kazancını hesaplayınız.
- Kondansatörlerin değerlerini, her birinin etkisi ile meydana gelecek kutup frekansı 200Hz olacak şekilde hesaplayınız. Bu durum için alt kesim frekansını hesaplayınız.
- Kondansatör değerlerini, girişte $T_D = 10\mu s$ olan bir darbe işareti uygulanması durumunda her birinin etkisi ile meydana gelecek darbe üstü eğilmesi %5 olacak şekilde hesaplayınız.

($R_g = 600\Omega$, Trans. Par.: $V_{CESAT} = 0.2V$, $h_{FE} = 230$, $h_{fe} = 330$, $h_{oe} = 20\mu A/V$, $f_T = 120MHz$, $C_{cb'} = 2.5pF$)

- **PSpice Benzetimlerinin Yapılması**

- Teorik hesapta bulduğunuz direnç değerlerini kullanarak devrenin DC çalışma noktasını (I_{CQ} , V_{BQ} , V_{CQ} ve V_{EQ}) belirleyiniz.
- Teorik hesapta bulduğunuz kapasite değerlerini kullanarak devrenin frekansa bağlı olarak kazanç [dB] (V_o/V_i) eğrisinin çıkartıp, alt kesim ve üst kesim frekanslarını belirleyiniz .

Teorik hesapta bulduğunuz kapasite değerlerini kullanarak devrenin darbe cevabını (darbe üstü eğilmesi ve yükselme süresi) inceleyiniz. (Giriş işaretini uygun genlik ve frekansta seçiniz.)

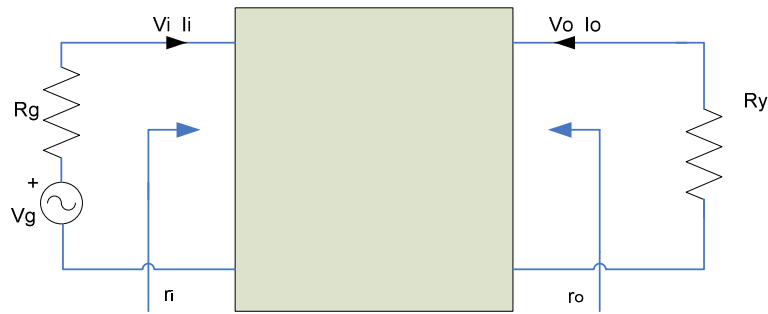
Not: “Araştırılması Gereken Konular” kısmı yazılı olarak istenmemektedir. İlgili başlıkların deneyin daha iyi anlaşılması için çalışılması/araştırılması gerekmektedir. Teorik hesaplamalar ve Pspice benzetimleri ön çalışma notu içerisinde değerlendirilmek üzere deney öncesinde toplanacaktır. Ayrıca deney sırasında/öncesinde yapılacak yazılı/sözlü sınav da deney notu içerisinde değerlendirilecektir.

Giriş

Kuvvetlendiriciler, bir işaret kaynağı tarafından girişlerine verilen işareti çıkışlarına bağlanan yüke kuvvetlendirerek aktaran devrelerdir. Amaca göre, yüke gerilim, akım veya güç aktaracak biçimde tasarlanırlar. Kuvvetlendirici devreleri ile zamanla değişen giriş işaretleri, söz konusu doğru akım ve gerilim bileşenlerinin üzerine bindirilerek zamanla değişen çıkış işaretleri oluşturulur.

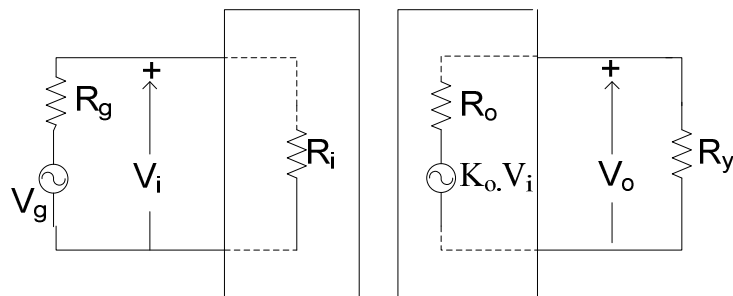
Ön Bilgi

Kuvvetlendiricilerde çıkış büyüklüğünün giriş büyüklüğüne oranına kazanç denir ve gerilim, akım, güç olmak üzere üç çeşit kazanç söz konusudur. Bir kuvvetlendiricinin davranışını belirlemek için kazancın dışında giriş ve çıkış empedansları da önemlidir. (Bkz. M.Sait Türköz – *Elektronik*- sayfa 227). Kuvvetlendiriciler iki kapılı olarak Şekil-1’deki blok şema ile gösterilebilir.



Şekil 1. 2 Kapılı olarak kuvvetlendirici

Bir kuvvetlendiriciden elde edilebilecek en yüksek kazanç, kuvvetlendiricinin girişinde ve çıkışında işaret kaybı olmadığı durumda oluşmaktadır. Bir gerilim kuvvetlendiricisi için bu durum idealde kuvvetlendiricinin giriş direncinin sonsuz, çıkış direncinin ise sıfır olmasıyla mümkündür.



Şekil 2. Kuvvetlendiricinin giriş ve çıkış katlarının eşdeğer devrelerle gösterilmesi

Şekil-2’de blok şeması verilen gerilim kuvvetlendiricisinin giriş direnci R_i , çıkış direnci R_o , açık çevrim kazancı ise K_o ile temsil edilmiştir. V_i giriş gerilimi ile V_g kaynak gerilimi arasındaki ilişki;

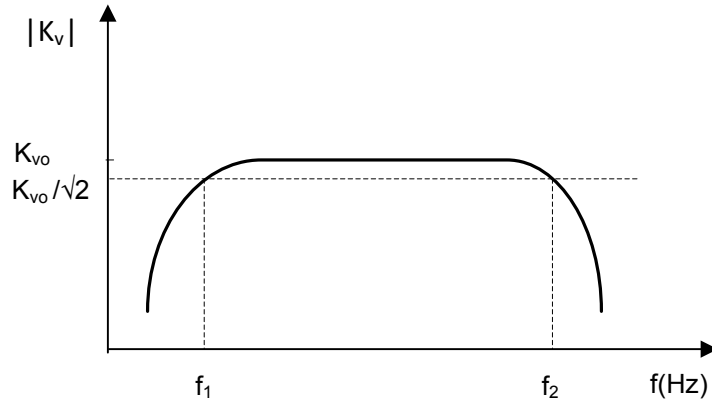
$$V_i = V_g \frac{R_i}{R_i + R_g}$$

şeklinde ifade edilebilir. Görüldüğü gibi $V_i = V_g$ olabilmesi için $R_i \gg R_g$ şartının sağlanması gerekir. Kuvvetlendiricinin yüksüz haldeki çıkış gerilimi $K_o.V_i$ ile çıkış gerilimi V_o arasındaki ilişki ise benzer şekilde aşağıdaki gibi yazılabilir.

$$V_o = K_o V_i \frac{R_y}{R_o + R_y}$$

Bağıntıdan görüldüğü üzere V_o çıkış geriliminin alabileceği maksimum değer $V_o = K_o.V_i$ ‘dir. Çıkış gerilimi bu değere $R_o \ll R_y$ şartı sağlandığında ulaşır.

Aynı giriş genliği için çıkış geriliminin genliğinin veya gerilim kazancının modülünün frekansla değişimini veren grafiğe kuvvetlendiricinin kazanç-frekans eğrisi adı verilir (Bkz. Şekil-3).



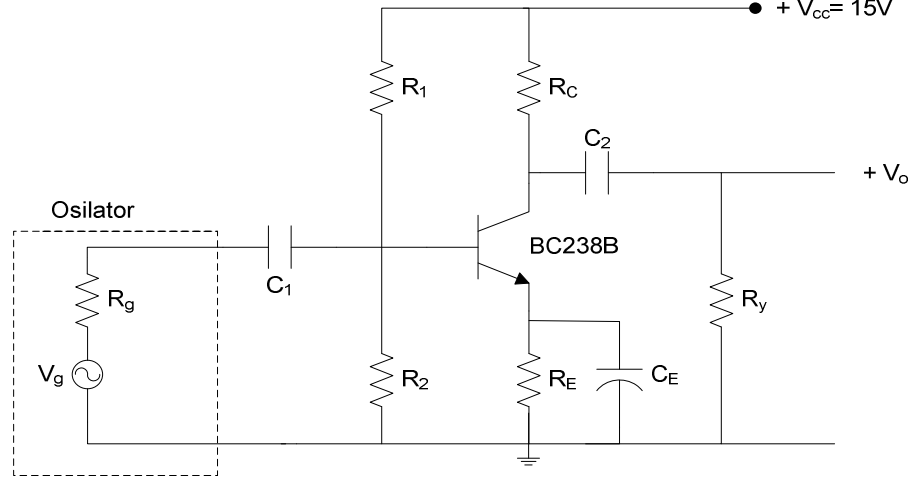
Şekil 3. Kuvvetlendirici kazanç-frekans eğrisi

Yüksek kazanç istenilen durumlarda tek elemanlı kuvvetlendirici katları, bir sonra gelen katın girişini besleyecek şekilde kaskad bağlanırlar. Bu durumda, bir önceki katın doğru akım şartlarının bir sonraki katın doğru akım şartlarını değiştirmemesi istenir. Ayrıca kuvvetlendirici girişine bağlanan işaret kaynağı ve çıkışına bağlanan yükün de devrenin doğru akım şartlarını değiştirmemesi istenir. Bu nedenle düşük frekans uygulamalarında gerektiğinde doğru bileşenleri yalıtım amacıyla bağlama kondansatörleri kullanılabilir.

Devrelerde doğru işaretler açısından gerekli ancak değişken işaretler açısından bulunması istenmeyen elemanlar köprüleme kondansatörleri kullanılarak köprülenebilir. Devrenin frekans cevabını her iki tip kondansatör de etkilemektedir.

Ortak Emetörlü Kuvvetlendirici:

Bu devrelerin giriş terminali baz, çıkış terminali kolektör, giriş ve çıkış için ortak terminali ise emetördür. Ortak emetörlü devrenin giriş direnci ortak bazlı devreye göre daha yüksek olduğundan kaskat kuvvetlendirici yapılarında kullanılmaya daha elverişlidir.



Şekil 4. Ortak emetörlü kuvvetlendirici

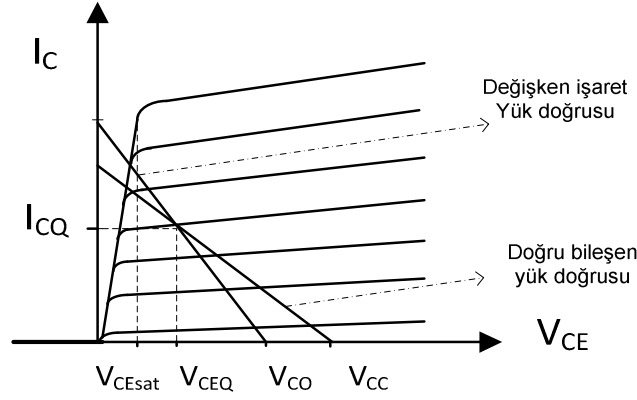
Doğru bileşenler açısından tranzistorun kolektör çevriminden $I_B \ll I_C$ alınarak (1.1) bağıntısı yazılabilir. (1.2) bağıntısında çevrime giren R_{DC} doğru bileşen yükü gösterilmiştir. Öte yandan değişken işaret yükü R_{AC} ise (1.3) bağıntısıyla tanımlanır.

$$V_{CC} = V_{CEQ} + I_{CQ}(R_E + R_C) \quad (1.1)$$

$$R_{DC} = R_E + R_C \quad (1.2)$$

$$R_{AC} = \frac{R_C R_Y}{R_C + R_Y} \quad (1.3)$$

(1.1) bağıntısına karşılık gelen doğru, tranzistorun çıkış özgeçirileri üzerine çizilirse çalışma noktası, $I_B = I_{BQ}$ için çizilmiş olan çıkış özgeçirisi ile söz konusu doğrunun kesişim noktası olacaktır. Doğru işaret yük doğrusu olarak adlandırılan bu doğru, yatay eksenini V_{CC}/R_{DC} 'de keser ve eğimi $-1/R_{DC}$ 'dir. Değişken işaret yük doğrusu da tranzistorun çalışma noktasından geçer ve eğimi $-1/R_{AC}$ 'dir. $R_{AC} \neq R_{DC}$ olduğundan yatay ve düşey eksenleri kesme noktaları farklı olacaktır (Bkz. Şekil-5).



Şekil 5. Tranzistorun yük doğruları

Değişken işaret yük doğrusunun eğiminden hareketle V_{CO} gerilimi (1.4) bağıntısındaki gibi elde edilir. V_{CEQ} yerine (1.1)'de elde edilen değeri yazıldığında V_{CO} gerilimi (1.5) bağıntısındaki gibi olacaktır.

$$V_{CO} = V_{CEQ} + R_{AC} \cdot I_{CQ} \quad (1.4)$$

$$V_{CO} = V_{CC} - (R_{DC} - R_{AC}) \cdot I_{CQ} \quad (1.5)$$

Kuvvetlendiricinin girişine değişken işaret uygulandığında, kolektör akımı dolayısıyla kolektör-emetör gerilimi değişecektir. Bu değişim negatif yönde V_{CEsat} ile pozitif yönde V_{CO} değerleri ile sınırlanmaktadır. Pozitif ve negatif yönlerde oluşabilecek değişimler (1.6)'da verilmiştir.

$$V_p = V_{CO} - V_{CEQ} = R_{AC} \cdot I_{CQ}, \quad V_n = V_{CEQ} - V_{CEsat} \quad (1.6)$$

Çalışma noktasının yeri uygun seçilirse çıkışta elde edilen değişken işaretin simetrik kırılması, yani pozitif ve negatif kısımların aynı gerilim değerinde kırılması sağlanabilir. Bu durumda simetrik kırılma olması sağlanması gereken koşul (1.7) bağıntısında verilmiştir.

$$V_{CEQ} - V_{CEsat} = V_{CO} - V_{CEQ} = R_{AC} \cdot I_{CQ} \quad (1.7)$$

(1.1) ve (1.7) bağıntıları kullanılarak simetrik kırılma koşulunu sağlayacak I_{CQ} (1.8)'deki gibi hesaplanabilir.

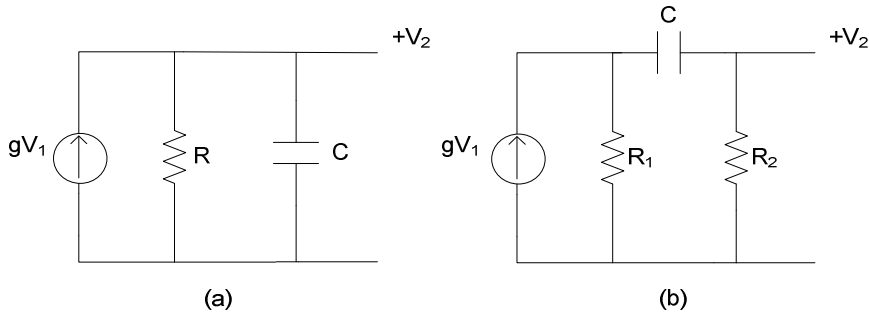
$$I_{CQ} = \frac{V_{CC} - V_{CEsat}}{R_{DC} + R_{AC}} \quad (1.8)$$

Kuvvetlendiricinin girişine uygulanan işaretin şeklini bozmadan yapılan kuvvetlendirmeye lineer kuvvetlendirme denir. Başka bir deyişle lineer kuvvetlendirme, çıkış işareti ile giriş işareti arasındaki oranın her an için aynı olmasıdır. Bu koşul her zaman sağlanmadığı için çıkış işareti, devre lineer olmasına rağmen giriş işaretinden çeşitli farklılıklar içerecektir. Söz konusu farklılıkların, yani bozulmaların nedenleri, devrenin iç (parazitik) kapasiteleri ve devreye dışarıdan bağlanan bağlama ve köprüleme kondansatörleridir. Yüksek değerli kondansatörler alçak frekans bölgesinde, düşük değerli

kondansatörler ve iç kapasiteler ise yüksek frekans bölgesinde bozucu etkiler meydana getirirler.

Darbe Cevabı:

Girişine basamak biçiminde bir sürücü işaret uygulanan kuvvetlendiricinin ideal olarak çıkış işaretinin de basamak biçiminde olması beklenir. Ancak, kuvvetlendirici eşdeğer devresinde de görülen paralel kapasiteler nedeniyle çıkış işareti giriş ile birlikte ani olarak değişmez. Genellikle büyük değerli bağlama ve köprüleme kondansatörleri hızlı değişimler için kısa devre sayılabileceklerinden, basamak biçimi giriş işaretinin hızlı değişim bölgesi üzerine devrenin etkisi incelenirken kuvvetlendiricinin Şekil-6(a)'da görülen yüksek frekanslardaki eşdeğer devresini kullanmak yeterli olmaktadır.



Şekil 6. (a) Kuvvetlendiricinin yüksek frekans eşdeğer devresi (b) alçak frekans eşdeğer devresi

Şekil 6(a)'daki devre, basamak gerilimi ile uyarıldığında V₂(t) geriliminin zamanla değişimi $\tau = R.C$ zaman sabiti, V basamak işaretinin genliği ve K₀ kuvvetlendiricinin kazancı olmak üzere aşağıdaki gibi ifade edilebilir.

$$V_2(t) = K_0.V.(1 - e^{-t/\tau})$$

V₂'nin $t \rightarrow \infty$ anında alacağı K₀.V değerinin %10'undan %90'ına yükselmesi için geçen süreye çıkış işaretinin **yükselme süresi** denir ve t_r ile gösterilir. Bu durumda çıkış işaretinin yükselme süresi R ve C 'ye bağlı olarak aşağıdaki bağıntı ile hesaplanabilir. (Bağıntıdaki 2,2 katsayısı, yükselme süresinin çıkışta oluşan işaretin giriş işaretinin %10'nundan ile %90'nına ulaşması tanımından kaynaklanmaktadır.)

$$t_r = 2,2. \tau = 2,2. R. C$$

Art arda bağlanan farklı yükselme sürelerine sahip katlardan oluşan bir devrenin toplam yükselme süresi ise katların tek başlarına yükselme süreleri (t_{ri}) cinsinden aşağıdaki amprik bağıntıyla oldukça iyi bir yaklaşıklıkla hesaplanabilir.

$$t_r \cong 1,1. \sqrt{t_{r1}^2 + t_{r2}^2 + \dots + t_m^2}$$

Sonuç olarak girişine basamak biçiminde işaret uygulanan bir kuvvetlendiricinin çıkış gerilimi belirli bir yükselme süresi içinde yükselerek sükûnetteki değerinden farklı bir değer almaktadır. Ancak bu kuvvetlendiricide bağlama elemanı olarak kondansatör kullanılmışsa, devrenin doğru gerilim kazancı sıfır olacağından, çıkış geriliminin bu yeni değerini koruması beklenemez. Çıkış gerilimi yavaş yavaş düşerek, eleman değerlerine bağlı bir süre sonunda

sükunetteki değerine ulaşır. Bu durumu kuvvetlendirici devrenin Şekil-6(b)'de görülen alçak frekanslardaki eşdeğer devresi kullanılarak incelemek yeterli olmaktadır.

Şekil-6(b)'deki devre basamak gerilimi ile uyarıldığında, $V_2(t)$ gerilimin zamanla değişimi,

$$\tau = (R_1 + R_2) \cdot C$$

devrenin zaman sabiti, V basamak işaretinin genliği ve K_0 kuvvetlendiricinin kazancı olmak üzere aşağıdaki gibi ifade edilebilir.

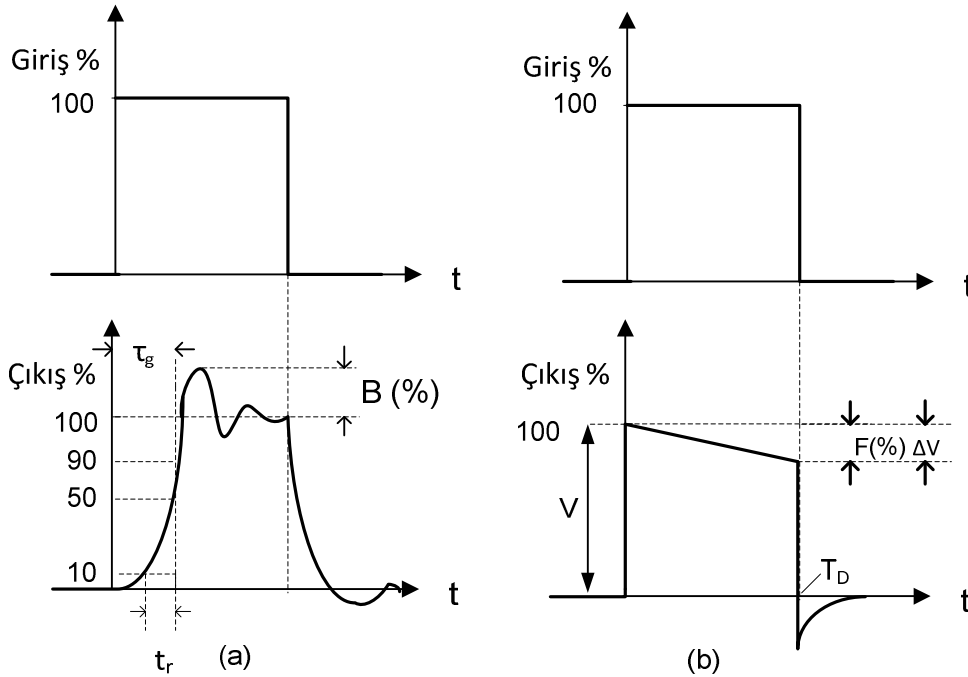
$$V_2(t) = K_0 \cdot V \cdot (e^{-t/\tau})$$

Bu bağıntının ifade ettiği değişim Şekil-7(b)'de görülmektedir. Bağıntıdan da görüleceği gibi $t = \tau$ anında çıkış gerilimi başlangıç değerinin $1/e$ 'sine düşmektedir. Herhangi bir t_1 anında çıkış gerilimindeki düşme ΔV_2 ise $\Delta V_2/V_2$ oranı (% olarak) **darbe üstü eğilmesi** olarak tanımlanır ve T_D darbe süresi ve $\tau = (R_1 + R_2) \cdot C$ devrenin zaman sabiti olmak üzere aşağıda verilen ifade ile hesaplanabilir. Art arda gelen hücrelerin her birinin eğilmesi yeteri kadar küçükse toplam epilme yaklaşık olarak eğilmelerin toplamına eşit olur.

$$F = \frac{T_D}{\tau}$$

Bağlama kondansatörlerinin yanı sıra kuvvetlendiricilerde emetör köprüleme kondansatörü de darbe üstü eğilmesi meydana getirmektedir ve bu eğilmenin değeri aşağıda verilen bağıntı ile hesaplanabilir.

$$F = \frac{T_D}{C_E \cdot r_e}$$



Şekil 7. (a) Yüksek frekanslı darbeye bir sistemin verebileceği cevap (b) Alçak frekanslı darbeye bir sistemin verebileceği cevap

Kaynaklar

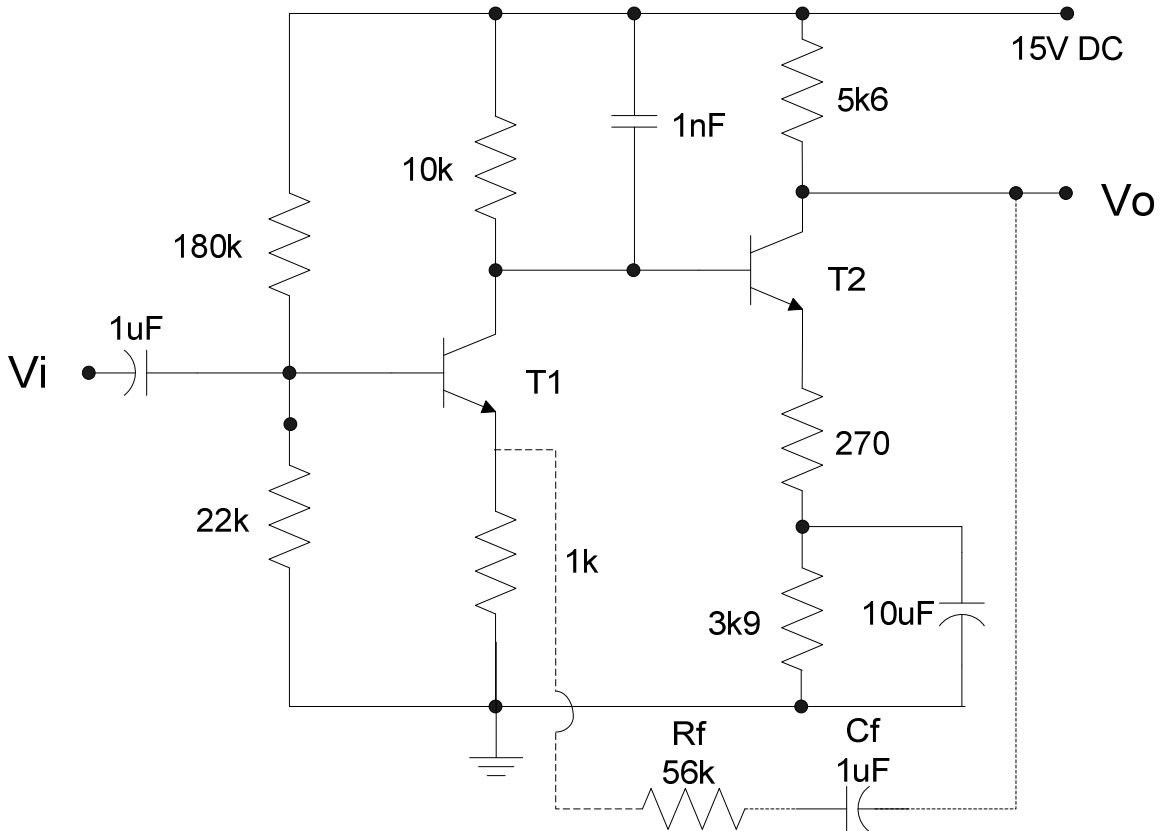
- M. S. Türköz, Elektronik, Birsen Yayınevi, İstanbul, 2004.
- D. Leblebici, Elektronik Devreleri, İTÜ Matbaası, 1992.
- Sedra & Smith, Microelectronic Circuits (5th Ed.), Oxford University Press, 2003.

DENEY - 4

Tranzistorlu Kuvvetlendiricilerde Geribesleme

Ön Çalışma

- **Araştırılması Gereken Konular**
 - Geri besleme nedir?
 - Geri besleme çeşitleri nelerdir, geri beslemenin türüne göre geri besleme yapılması devre üzerinde ne gibi değişikliklere sebep olur?
 - Alt ve üst kesim frekansı nedir, nasıl hesaplanır?
- **Teorik Hesapların Yapılması**
 - Şekilde verilen devrenin DC çalışma noktasının, kazancının, giriş-çıkış dirençlerinin normal durum ve geri beslemeli durum için hesaplanması
- **PSpice Benzetimlerinin Yapılması**
 - Şekilde verilen devrenin DC çalışma noktasının belirlenmesi
 - Şekilde verilen devrenin normal ve geri beslemeli hal için frekansa bağlı olarak
 - Kazancının [dB] (V_o/V_i)
 - Giriş-çıkış dirençlerinin bulunması



T1,T2: BC238C, $h_{FE}=230$, $h_{fe}=330$, $h_{oe}=20\mu A/V$, $f_T=120MHz$, $C_{cb'}=2.5pF$

Not: “Araştırılması Gereken Konular” araştırılacaklar kısmı yazılı olarak istenmemektedir ve deney öncesinde sizden alınmayacaktır. Bu kısmı deneyi daha iyi anlamanız için çalışmanız gerekmektedir. Teorik hesaplamaları ve Pspice benzetimlerini mutlaka yapmanız gerekmektedir. Deney öncesinde sonuçlar sizden alınacaktır. Ayrıca deney sırasında veya öncesinde yapılacak yazılı ya da sözlü sınavdan başarılı olmanız beklenmektedir.

Giriş

Elektronikte geniş uygulama alanı bulan geribesleme, sistemin çıkış büyüklüğünden elde edilen ve giriş büyüklüğü ile aynı nitelikte bir işaretin girişe gelmesi şeklinde tanımlanır.

Ön Bilgi

Genel olarak bir kuvvetlendiricinin giriş büyüklüğü a_1 , çıkış büyüklüğü a_2 ve bunlar cinsinden transfer fonksiyonu $a_2/a_1 = A$ olsun. a_1 ve a_2 'den her biri akım ve gerilim olabilir. Buna bağlı olarak A ya boyutsuzdur ya da empedans veya admitans boyutundadır.

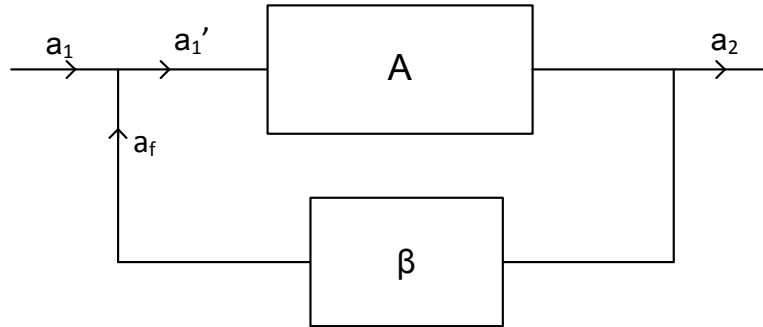
Değeri a_2 çıkış büyüklüğüne bağlı fakat a_1 giriş büyüklüğü boyutunda bir $a_f = \beta a_2$ büyüklüğü a_1 'e eklenirse, devreye geribesleme uygulanmış olur. Buradaki β fonksiyonu, a_f ve a_2 'nin boyutlarına bağlı olarak boyutsuz ya da empedans veya admitans boyutunda olabilir.

Geribesleme uygulanmış bir düzene ilişkin blok diyagram şekil 1'de verilmiştir. Buna göre:

$$a_f = \beta \cdot a_2 \quad (1)$$

$$A_f = \frac{a_2}{a_1} = \frac{A}{1 - \beta A} \quad (2)$$

bağıntıları yazılabilir. (2) ifadesindeki A_f büyüklüğüne geribeslemeli devrenin transfer fonksiyonu denir. En genel halde, A ve β frekansa bağlı büyüklüklerdir. $|A_f|$ ve $|A|$ karşılaştırılırsa iki farklı durum ortaya çıkar. $|A_f| < |A|$ yani $|1 - \beta A| < 1$ ise pozitif geribesleme söz konusudur. Pozitif geribesleme elektronik düzenlerde bazı özel durumlar dışında pek kullanılmaz. Kullanıldığı alanlardan bazıları; darbe şekillendiriciler, aktif filtreler ve osilatörlerdir. Negatif geribesleme ise devre özellikleri üzerinde az sonra değinilecek olan iyileştirici etkileri nedeniyle geniş bir uygulama alanına sahiptir.



Şekil 1. Geribesleme uygulanmış düzene ilişkin blok diyagramı

(2) ifadesi yardımıyla bazı önemli sonuçlara varmak mümkündür.

- A_f büyüklüğü, βA çarpımının işaret ve büyüklüğüne bağlıdır. (βA çarpımının boyutsuz olduğu açıktır.)
- $\beta A = 0$ ise $A_f = A$ 'dır. (Devrede Geribesleme yoktur.)
- $\beta A < 0$ ise $A_f < A$ 'dır. (Devrede negatif geribesleme vardır.)
- $\beta A > 0$ ise $A_f > A$ 'dır. (Devrede pozitif geribesleme vardır.)
- $\beta A = 1$ ise $A_f = \infty$ dur. (Devre osilasyon yapmaktadır.)

(1) bağıntısının logaritmik türevi alınır A'da oluşan değişimlerin A_f ' ye $1 - \beta A$ oranında küçülerek yansıdığı görülür. O halde negatif geribesleme, devredeki aktif elemanların özelliklerindeki değişmelerin A_f üzerindeki etkisini azaltır.

Aktif elemanın içinde, giriş büyüklüğüne doğrudan doğruya bağlı olmayan gürültü, harmonik distorsiyon vb. bileşenleri (a_3) oluşabilir. Bu durumda $a_2 = A \cdot a_1' + a_3$ yazılabilir. Şekil 1 yardımıyla a_2 'nin a_1 ve a_3 'e bağlı ifadesi çıkarılırsa

$$a_2 = \frac{1}{1 - \beta A} a_1 + \frac{1}{1 - \beta A} a_3 \quad (3)$$

bulunur. Buna göre, negatif geribeslemeli bir devrenin çıkışındaki gürültü ve distorsiyon bileşenleri miktarı, geribeslemesiz duruma göre $1 - \beta A$ oranında azalmaktadır.

Negatif geribesleme uygulanmış tek kutuplu bir devrenin A_f transfer fonksiyonunun frekansla değişimi analiz edilirse, üst kesim frekansının geribesleme uygulanmamış hale göre $1 - \beta A$ oranında arttığı, benzer şekilde alt kesim frekansının da aynı oranda azaldığı görülür.

a_f giriş büyüklüğü gerilim olan geribeslemeli bir devrede giriş empedansı geribeslemesiz duruma göre $1 - \beta A$ oranında artar. Benzer şekilde a_f giriş büyüklüğü akım olan geribeslemeli bir devrede giriş admitansı geribeslemesiz duruma göre $1 - \beta A$ oranında artar.

a_f 'nin orantılı olduğu çıkış büyüklüğü gerilim olan geribeslemeli bir devrede çıkış empedansı geribeslemesiz duruma göre $1 - \beta A$ oranında azalır. Benzer şekilde a_f 'nin orantılı olduğu çıkış büyüklüğü akım olan geribeslemeli bir devrede çıkış admitansı geribeslemesiz duruma göre $1 - \beta A$ oranında azalır.

Bir tranzistorlu kuvvetlendiriciye, çıkış gerilim veya akımıyla orantılı bir gerilimin girişe seri ya da akımın paralel olarak getirilmesiyle geribesleme uygulanması mümkündür. Bu durumda dört farklı geribesleme tipinin var olduğu açıktır:

- Seri gerilim geribeslemesi
- Seri akım geribeslemesi
- Paralel gerilim geribeslemesi
- Paralel akım geribeslemesi

Bir elektronik devrenin çalışması incelenirken önem taşıyan analizlerden birisi de devrenin transfer fonksiyonunun modül ve fazının frekansla değişimidir. Bu ilişkiyi gösteren eğrilere kısaca frekans eğrileri denir. Fazın değişimi, özel uygulamalar dışında çoğunlukla verilmez. Bu nedenle burada, sadece transfer fonksiyonunun modülünün değişimi ele alınacaktır. Transfer fonksiyonunun gerilim kazancı olduğu varsayılacaktır.

Bir kuvvetlendiricide kazancın modülünün frekansla değişimi göz önüne alındığında üç bölgeyle karşılaşılır. Bunlar; alçak, orta ve yüksek frekans bölgeleridir. Orta frekans bölgesinde kazancın modülünün frekansa bağımlılığı ihmal edilecek kadar azdır. Alçak ve yüksek frekanslarda ise kazancın modülü frekansla değişir. Alçak frekans bölgesinde kazancın modülünün, orta frekans bölgesindeki değerinin $1/\sqrt{2}$ 'sine eşit olduğu frekansa alt kesim frekansı denir. Yüksek frekanslar bölgesinde bu özelliği taşıyan frekansa ise de üst kesim frekansı denir. Bu iki frekans arasında kalan bölge devrenin kullanılabilir bölgesini belirleyen bant genişliği denir. Bu bölge çok dar olursa orta frekans bölgesi ortadan kalkar ve

kesim frekansları modülün en büyük değerinin $1/\sqrt{2}$ sine düştüğü frekanslar olarak tanımlanırlar.

Frekans eğrilerinde genellikle frekansın değişim aralığı büyük olduğundan eksen logaritmik olarak bölmelenir. Diğer eksen ise; kazancın modülü, bağıl kazancın modülü veya bu büyüklüklerin dB cinsinden değerleri şeklinde seçilebilir. Burada söz konusu olan bağıl kazanç, kazancın modülünün orta frekanslardaki değerine oranıdır. Genellikle düşey eksen dB cinsinden bağıl kazanç alınır.

Frekans eğrilerinin ölçü yoluyla bulunmasında iki yol izlenir. Bu yollardan biri, frekans değiştirildiğinde çıkış seviyesi sabit kalacak şekilde giriş seviyesinin değiştirilmesi esasına dayanır. Orta frekans bölgesinde, giriş seviyesi, çıkışta uygun bir işaret elde edilecek şekilde ayarlanır. Çıkış seviyesi sabit kalmak şartıyla giriş seviyesinde oluşacak değişimler kaydedilir.

Frekans eğrisinin çıkarılmasında ikinci yol, çıkış yerine giriş seviyesinin sabit tutulmasıdır. Bu yöntemle, orta frekans bölgesinde çıkış seviyesi uygun bir değere getirilir ve buna karşı düşen giriş seviyesi belirlenir. Giriş bu değerde sabit kalmak şartıyla çıkış seviyesinde oluşan değişimler kaydedilir.

Frekans eğrisi hangi yolla çıkarılırsa çıkarılsın, uygun koşullarda aynı sonuçların alınacağı açıktır. Ancak bazı devrelerde yöntemlerden birini diğerine tercih etmek daha avantajlı veya zorunlu olabilir. Bu durumlar neler olabilir? Ölçme tekniklerini gözönünde bulundurarak düşününüz.

DENEY-5

PLL Yapı Bloklarının Karakterizasyonu

Ön Çalışma

- **Araştırılması Gereken Konular**
 - Deney dökümanını okuyup, ayrıntılar için referans kaynaklara bakınız.
 - CD 4046 (PLL) tümdevresinin katalog sayfalarını inceleyiniz.
 - CD 4046 tümdevresinde VCO kısmını ayrıntılı olarak inceleyiniz.
 - XR 2228 (Phase Dedector) entegresinin katalog sayfalarını inceleyiniz.
 - Referans kaynaklardan PLL uygulamasına bakınız.
- **Teorik Hesapmalar**
 - Alçak Geçiren Süzgeç (AGS) üst kesim frekansı hesaplayınız. ($R= 2.2k$, $C=2,2 \mu F$)

Not: “Araştırılması Gereken Konular” kısmı yazılı olarak istenmemektedir ve deney öncesinde sizden alınmayacaktır. Bu kısmı deneyi daha iyi anlamanız için çalışmanız gerekmektedir. Teorik hesaplamaları mutlaka yapmanız gerekmektedir. Deney öncesinde sonuçlar sizden alınacaktır. Ayrıca deney sırasında veya öncesinde yapılacak yazılı ya da sözlü sınavdan başarılı olmanız beklenmektedir.

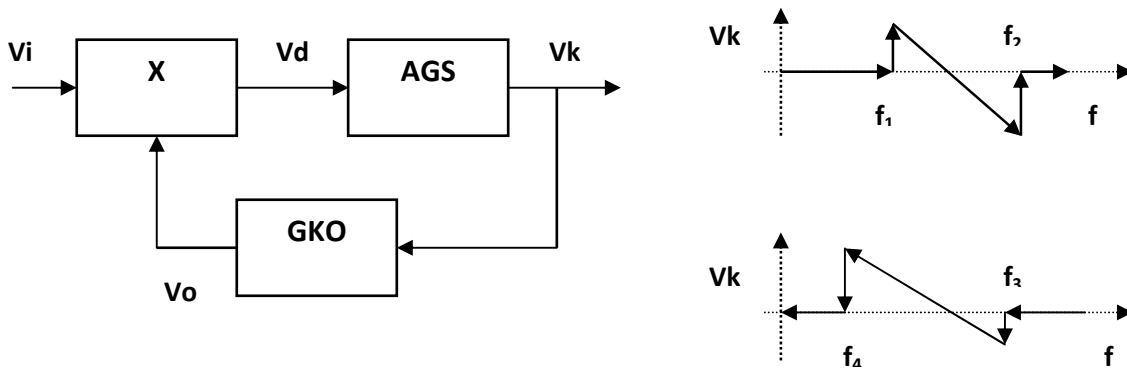
Giriş

Bu deneyde amaç, PLL yapısını oluşturan yapı bloklarının elektiksel davranışını incelemek, giriş - çıkış büyüklükleri arasındaki ilişkiyi belirlemektir.

Ön Bilgi

PLL nin Temel Çalışma Prensibi

PLL (Phase Lock Loop--Faz Kenetlemeli Çevirim) yapısı, endüktans elemanı kullanılmadan frekans seçme olanağı sağlayan bir sistemdir. Sistem, frekansı gerilimle kontrol edilebilen bir osilatör, girişine uygulanan iki işaretin fazlarını karşılaştıran bir faz karşılaştırma devresi ve alçak geçiren bir süzgeçten oluşmaktadır. En basit halinde, faz dedektörü olarak bir çarpma devresi kullanılır.



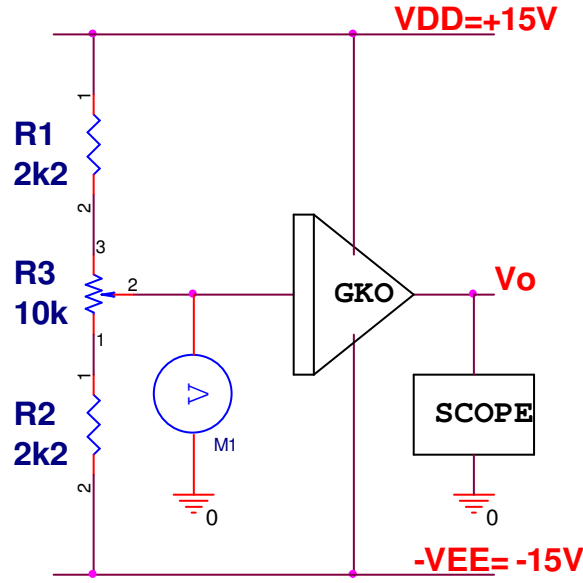
Şekil 1. Temel PLL şematik yapısı.

Eğer çarpma devresinin girişine uygulanan giriş işareti (referans işaret) sıfır genlikli ise, çarpma devresi çıkışında 0 V gerilim oluşur. Bu da gerilim kontrollü osilatörün girişine uygulandığından, osilatörün serbest salınım frekansında salınmasını sağlar. Girişe genliği sıfırdan farklı ve f_1 frekanslı bir işaret uygulansın. Giriş işaretinin frekansı sıfırdan itibaren artırılmaya başlansın. Bir f_1 frekansında, giriş işaretinin frekansı ile GKO'nun frekansı, bir faz farkıyla birbirlerine kenetlenir ($f_0 = f_1$ olur). Giriş işaretinin frekansı artırılmaya devam edilirse osilatör bu değişimi bir süre takip edebilecektir. Bir f_2 frekansından sonra osilatör, değişimi izlemeyi terk edecektir. Giriş işaretinin frekansı yeterince büyük bir frekanstan (f_2 'den büyük), yavaş yavaş azaltılmaya başlarsa, bu kez sistem bir f_3 frekansında giriş işaretinin frekansına kenetlenir. Frekans azaltılmaya devam edilirse gerilim kontrollü osilatör bir f_4 frekansında değişimi izlemeyi terkeder.

1-GERİLİM KONTROLLU OSİLATÖRÜN (GKO) KARAKTERİSYONU (VCO — Voltage Controlled Osilator)

Gerilim kontrollu osilatör, giriş büyüklüğü gerilim ve çıkış büyüklüğü frekans olan bir devredir. Çıkış işaretinin frekansı, girişe uygulanan gerilimle kontrol edilmektedir. Böyle bir düzeni karakterize edebilmek için girişine belirli adımlarla doğru gerilim uygulanarak, çıkışın frekansı ölçülür. Ölçü sonuçları grafiğe taşınarak büyüklükler arası ilişki belirlenir. Matematiksel olarak ifade edilir.

Ölçme Düzeni



Şekil 2. GKO (VCO) ölçme düzeni

Ölçme Yöntemi

- GKO girişine 1V adımlarla, +8V ile -8V arasında doğru gerilim verilerek karşı düşen GKO çıkış frekansları okunacaktır.
- Ölçü sonuçlarını grafiğe taşıyarak, GKO frekans kontrol eğrisini çiziniz ve yapının davranışını matematiksel olarak yorumlayınız.
- $V_k=0$ V için çıkış dalga şeklini çiziniz.

Tartışma

- GKO(VCO) 'nun serbest salınım frekansı neye bağlıdır? Nasıl değiştirilebilir?
- GKO 'nun çıkış genliği neye bağlıdır? Nasıl değiştirilebilir ?
- Çıkaradığımız GKO karakteristiğinin lineer bölgesinde kazancın negatif ya da pozitif olmasının bir önemi var mıdır?

2-FAZ DEDEKTÖRÜ DEVRESİNİN KARAKTERİZASYONU

(PD: [Çarpma Devresi+ AGS])

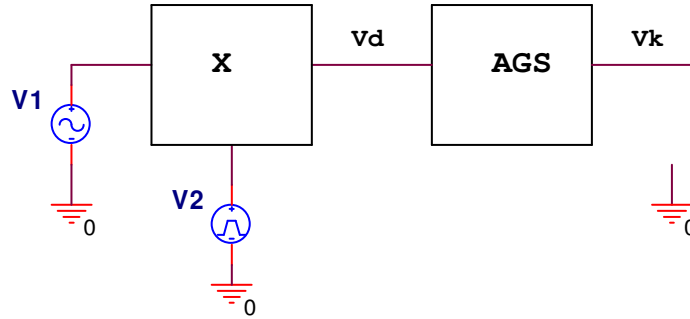
Çarpma devresi, girişlerine uygulanan iki işareti analog olarak çarparak çıkışa aktarmaktadır. PLL yapısında çarpma devresinde giriş büyüklüğü aynı frekanslardaki iki giriş işaretidir. Çıkış olarak sadece faz farkını içeren çarpım terimi ile ilgilenilir. Bu anlamda girişteki faz farkını değiştirerek çıkıştaki gerilim izlenir.

Örnek#1

Gireşlere $V_1 = V_{m1} \cos(\omega_1 t + \phi)$

$$V_2 = V_{m2} \cos(\omega_2 t)$$

uygulansın



Şekil 3. Faz dedektörü (çarpma + AGS)

Çarpma devresinin çıkışında

$$V_d = k(V_{m1} V_{m2} / 2) [\cos((\omega_1 - \omega_2)t + \phi) + \cos((\omega_1 + \omega_2)t + \phi)]$$

oluşur. $\omega_1 + \omega_2$ frekanslı terim her zaman bir alçak geçiren bir süzgeç ile bastırılır.

Eğer $\omega_1 = \omega_2 = \omega$ ise,

$$V_d = k(V_{m1} V_{m2} / 2) [\cos(\phi) + \cos(2\omega t + \phi)]$$

olur. Alçak geçiren süzgeç çıkışında

$$V_k = k[(V_{m1} \cdot V_{m2}) / 2] \cos \phi$$

gerilimi bulunur. Bu durumda faz dedektörü,

$$PD = [\text{Çarpma devresi} + \text{AGS}]$$

$V_k = F(\phi)$ bağıntısının doğrusal olmadığı görülür. Bu bağıntıda kazanç

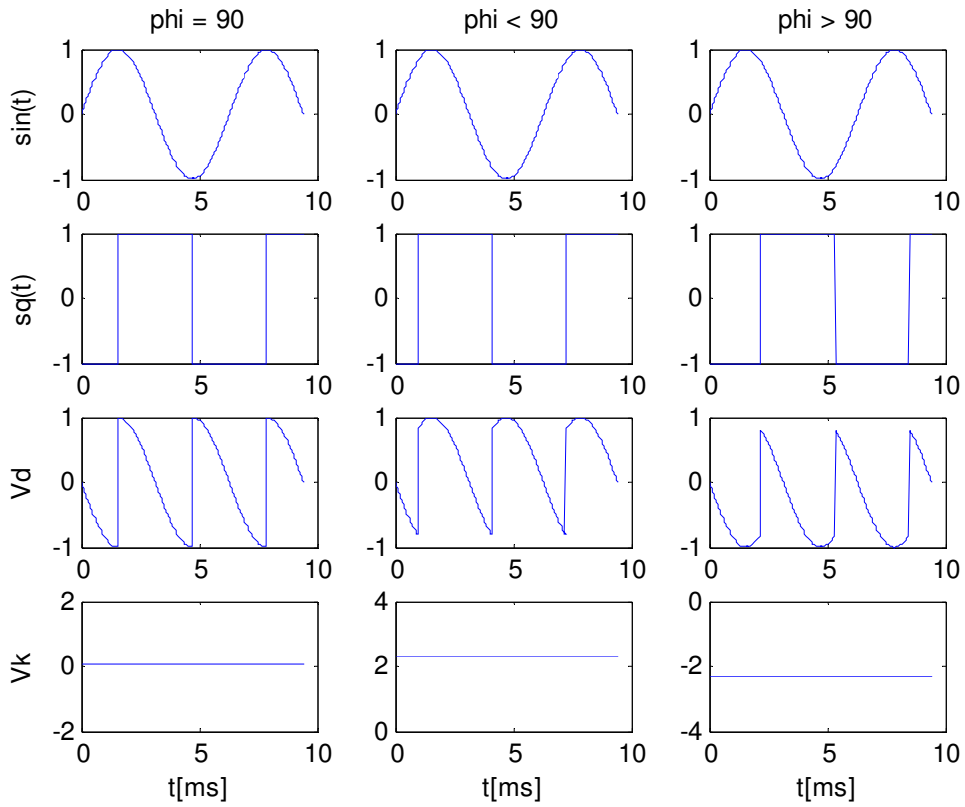
$$K_d = k(V_{m1} \cdot V_{m2}) / 2$$

olarak tanımlanabilir.

Çarpma devresinin kazancı ayrıca giriş gerilimlerinin genlikleri ile değişmektedir. Bu nedenle K_d belirlenirken giriş gerilimlerinin genliği çarpma devresini saturasyona sokacak değerde olmalıdır. Bu durumda K_d sabit kalabilir.

Örnek#2

Çarpma devresinin girişlerinden birine sinüs kanak, diğerine ise kare dalga olan GKO çıkışı bağlansın. Gerilimlerin değişimi aşağıdaki gibi olur:



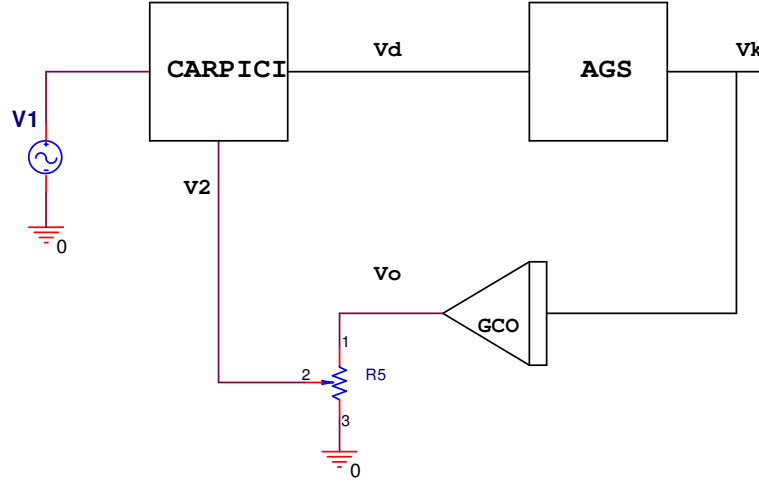
(a) $\phi = 90^\circ$

(b) $\phi < 90^\circ$

(c) $\phi > 90^\circ$

Şekil 4. Örnek giriş gerilim değişimleri

Ölçme Düzeni



Şekil 5. Faz Dedektörü (PD) ölçme düzeni

Ölçme Yöntemi

Aşağıdaki yöntem, 1.kısımda elde edilen GKO karakteristiğinin doğrusal kısmına karşılık gelen frekans bölgesi için geçerlidir. Eğer GKO doğrusal karakteristiğe sahip değilse yöntem geçersizdir.

Faz dedektörünü karakterize edebilmek için devrenin girişlerinden birine sinüzoidal bir giriş gerilimi, diğer girişine ise GKO nun kare dalga çıkışı bağlanarak PLL kapalı çeviriminde ölçme yapılır. Ölçme devresinde osiloskobdan faz farkı, AGS çıkışından da V_k gerilimi okunarak ölçme yapılır.

$$V_k = F_{PD}(\phi) \text{ ve } F_{GKO} = F(V_k)$$

olduğundan, ölçülen ϕ ve V_k değerlerinden, F_{GKO} fonksiyonu lineer ise f_i frekansının değiştirilmesi, f_{GKO} takip edeceği için, gerekli V_k gerilimi, PLL içinde bir ϕ faz farkı oluşturarak sağlanır. Dolayısıyla ölçüm sonunda F_{PD} fonksiyonu elde edilir.

Bu amaçla,

1- Faz farkının $\phi = 90^\circ$ olması için, Şekilleri 4(a) daki dalga şekilleri elde edinceye kadar giriş işaretinin frekansını ve genliğini ($V_{ipp} \sim 3V$, $f_i \sim 5kHz$) değiştiriniz. Aynı zamanda GKO genliğinde uygun değere ($V_{opp} \sim 4V$) ayarlanmanız gerekecektir. Osiloskoptaki faz değişimi Şekil 9(a) daki gibi olacaktır. Faz farkını (X_o) not alınız. Bu durumda çarpma devresi girişlerini ve V_k gerilimini, Şekil 4(a) daki gibi alt alta çiziniz.

2- Faz farkının $\theta < 90^\circ$ olması için, Şekilleri 4(b) deki dalga şekilleri elde edinceye kadar giriş işaretinin frekansını değiştiriniz. Osiloskoptaki faz değişimi Şekil 9(b) daki gibi olacaktır. Faz farkını (X1) not alınız. Bu durumda bir frekans için çarpma devresi girişlerini ve V_k gerilimini, Şekil 4(b) deki gibi altalta çiziniz. Sonraki frekans değerleri için (~2 birimlik daralma için) sadece “X1” ve V_k değerlerini ölçünüz.

3- Faz farkının $\theta > 90^\circ$ olması için, Şekilleri 4(c) deki dalga şekilleri elde edinceye kadar giriş işaretinin frekansını değiştiriniz. Osiloskoptaki faz değişimi Şekil 9(c) deki gibi olacaktır. Faz farkını (X2) not alınız. Bu durumda bir frekans için çarpma devresi girişlerini ve V_k gerilimini, Şekil 4(c) deki gibi altalta çiziniz. Sonraki frekans değerleri için (~2 birimlik daralma için) sadece “X2” ve V_k değerlerini ölçünüz.

4-Ölçü sonuçlarını $V_k = FPD(\phi)$ grafiğine taşıyınız.

5-Grafik üzerinden K_d değerini bulunuz.

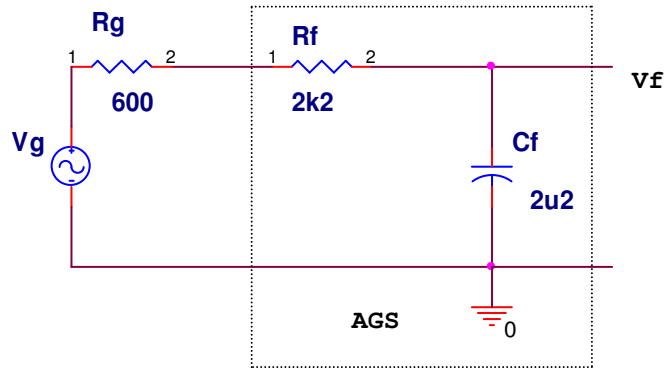
Tartışma

- 1) K_d 'nin değişimini yorumlayınız.
- 2) V_k - ϕ değişimini çizerek, sonucu yorumlayınız.
- 3) AG süzgecin ölçüm sonuçlarına olası etkilerini irdeleyiniz.

3- ALÇAK GEÇİREN SÜZGEÇİN (AGS) KARAKTERİZASYONU

Alçak geçiren süzgecin PLL yapısındaki işlevi, kabaca, çıkıştaki ($w_1 + w_2$) frekanslı bileşeni bastırmaktır. Ayrıca kullanılan alçak geçiren filtre PLL nin band genişliğini doğrudan etkiler.

Ölçme Düzeni



Şekil 6. Süzgeç ölçme düzeni

i) Girişe 1V'luk sinüs gerilim uygulanarak, V_O geriliminin frekansla değişimi çıkarılacaktır. Bu nedenle frekans logaritmik değiştirilecek ve ölçü sonuçları logaritmik eksene taşınacaktır. ($R= 2K2$, $C=2,2$ uF)

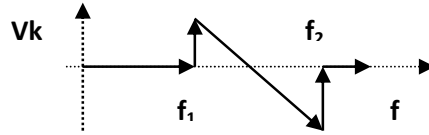
ii)Süzgeçin üst kesim frekansı (genliğin -3 dB frekansı) belirlenecektir.

Tartışma

1) Ölçtüğünüz üst kesim frekansını, hesapladığınız değerle karşılaştırınız. Bir tutarsızlık varsa nedenini açıklayınız.

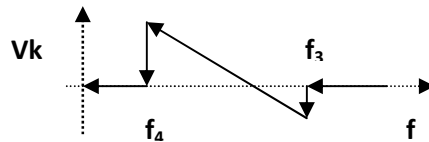
4- PLL YAPISININ KİLİTLENME ve KENETLİ KALMA ARALIĞININ BELİRLENMESİ

Şekil 5 de verilen PLL yapısında giriş işaretinin (referans işareti) frekansı artırılmaya çalışılsın. Bu durumda belirli bir f_1 frekansına gelindiğinde yapı bu frekansı yakalar ve kilitletir. Yani, bir faz farkı ile giriş işaretinin frekansıyla GKO 'ün frekansı birbirine eşit olur. Giriş işaretinin frekansı artırılmaya devam edilirse GKO bu değişimi belirli bir f_2 frekansına kadar izler. f_2 frekansından sonra yapı artık giriş işaretinin frekansını izleyemez ve GKO giriş işaretini frekansını izlemeyi terkeder.



Şekil 7. Artan frekanslarda PLL davranışı

Bu kez giriş işaretinin frekansı yüksek bir frekanstan (f_2 den yüksek) azaltılmaya başlanılsın. Yapı bir f_3 frekansında giriş işaretine kenetleneyecektir. Frekans azaltmaya devam edildiğinde yapı bu değişimi bir f_4 frekansına kadar izleyecektir. f_4 frekansından sonra GKO giriş işaretinin frekansını izlemeyi terkeder.



Şekil 8. Azalan frekanslarda PLL davranışı.

Frekans artırılırken ve azaltılırken ilk kilitlendiği frekans aralığına "kenetlenme aralığı" ($f_3 - f_1$) denir. Aynı şekilde, frekans artırılırken ve azaltılırken yapının giriş işaretini terk ettiği frekans aralığına da "kilitlenme aralığı" ($f_2 - f_4$) denir.

GKO'nun kazancı: K_O ; PD 'nin kazancı K_D ve Kullanılan AGS için,

Ölçme ile

Kenetlenme aralığı (Capture Range): ($f_3 - f_1$)

Kilitlenme aralığı (Lock Range) : ($f_2 - f_4$)

Hesapla,

Kenetlenme aralığı : $\phi_{w_c} = [(K_O * K_D)/(R * C)]^{1/2}$ [Hz].

Kilitlenme aralığı : $\phi_{w_l} = K_O * K_D$

olarak bulunur.

- Bütün PLL'ler için **($f_3 - f_1$) < ($f_2 - f_4$)** sağlanacaktır.

Ölçme Düzeni: Şekil 5

i) Girişe uygun genlikli sinüs işaret uygulayarak, frekansı yavaşça artırılarak f_1 ve f_2 frekanslarını belirleyiniz. (frekansmetre kullanılacaktır)

ii) Aynı giriş işaretinin frekansını yeterince büyük bir (f_2 'den büyük) frekanstan itibaren azaltarak f_3 ve f_4 frekanslarını belirleyiniz.

iii) Kilitlenme ve Kenetlenme aralıklarını belirleyiniz.

Tartışma

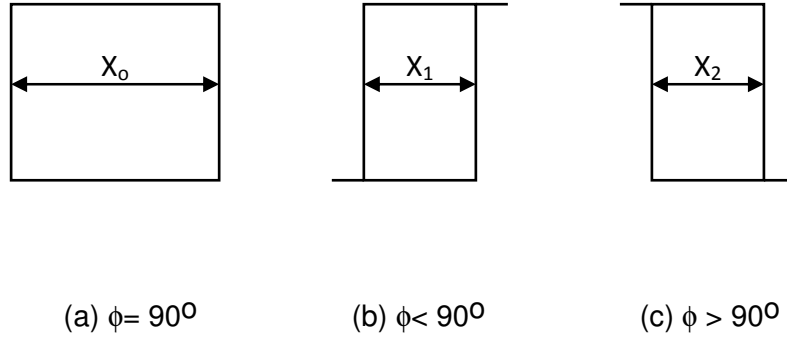
1-Kilitlenme ve kenetlenme aralığını hesaplayınız. Hesap sonuçlarını ölçü sonuçları ile karşılaştırınız.

EK-A

İKİ İŞARET ARASINDAKİ FAZ FARKININ ÖLÇÜLMESİ

Aynı frekanslı iki işaret arasındaki faz farkını osiloskopta ölçebilmek için, işaretlerden biri osiloskobun dikey saptırma levhalarına diğeri yatay saptırma levhalarına uygulanır. Bu nedenle, işaretlerden birini bir kanala, diğeri de ikinci kanala bağladıktan sonra, dalga şekilleri osiloskopta durağan hale gelinceye kadar gerekli tetikleme zaman ayarı yapılır ve daha sonra osiloskop (x-y) moduna alınarak faz ölçülmesine geçilir.

Eğer faz farkı ölçülecek işaretlerden biri kare dalga ise bu durumda, osilatördeki faz farkı değişimi aşağıdaki gibi olacaktır. Burada kare dalga dikey levhalar arasına, sinüs dalga ise yatay levhalara uygulanmıştır.



Şekil 9. Kare dalga ile sinüs dalga arasındaki faz farkının osiloskoptaki değişimi.

X_0 : 90 derece faz farkına karşı gelen deformasyon kenarları arasındaki uzaklık.

X: histerizis eğrisinde deformasyon kenarları arasındaki mesafe.

Δ : deformasyon miktarı.

$$\Delta = X_0 - X$$

Faz farkı $\phi < 90^\circ$ için,

$$\text{faz farkı} : \phi = 90 - [(\Delta/X_0) \times 90] \quad [\text{derece}]$$

Faz farkı $\phi > 90^\circ$ için,

$$\text{faz farkı} : \phi = 90 + [(\Delta/X_0) \times 90] \quad [\text{derece}]$$

olur.

EK-B

PLL Seçim Kriterleri

Firmaların ürettiği değişik PLL tümdevrelerinin arasından seçim yapılırken, öncelikle kullanım amacına göre seçim yapılır. PLL tümdevresinin çalışma frekans bandının uygulama ortamının frekans bandını mutlaka örtmesi gerekmektedir.

Uygulamada aşağıdaki üç gurup PLL yapısı ile karşılaşılmaktadır.

1) Tüm yapı elemanları analog olan, Analog PLL.

PD: Analog; GKO: Analog; AGS: Analog

2) Tüm yapı elemanları ve ara noktadaki işaretler örneklenmiş olan, Sayısal PLL.

PD: Sayısal; GKO: Sayısal; AGS: Sayısal

3) Yapısı analog (yani örnekleme işareti içermiyen) olan birçok PLL 'de PD olarak lojik devrelerin (XOR, FF, PFD vb.) kullanıldığı, Analog/Sayısal PLL. Bunlar birçok kaynaktan sayısal PLL başlığı altında işlenmekte olmasına rağmen, gerçekte analog PLL sayılırlar. Bazı kaynaklarda ise hybrid PLL denmektedir.

Eğer giriş işareti sayısal bir işaret ise sayısal PLL kullanmak daha uygundur. Eğer dar bir band içinde gürültülü bir işaret izlenecekse, analog PLL 'nin kullanılması daha uygundur. Bunlardan başka tümdevrenin tek kaynakla mı yoksa çift kaynakla mı besleneceği, besleme geriliminin kullanım aralığı ve çıkış seviyesinin lojik devrelere uyumluluğu gibi ikincil nedenler de seçimde etkili olmaktadır.

KAYNAKLAR

- | | |
|--------------------------|--|
| [1] ITU, | “Yüksek Frekans Laboratuvarı Deneyleri”, Ed.3, ITU,1984. |
| [2] WILLIAMS, Arthur B., | "Designer's Handbook of Integrated Circuits", McGraw-Hill, (1984). |
| [3] GREBENE, Alan B., | "Bipolar and MOS Analog Integrated Circuit Design", (1984). |
| [4] BEST, Roland E., | "Phase Locked Loops", McGraw-Hill,(1984). |
| [5] Tietz, | “Electronic Circuits”,Springer,1998. |